

На правах рукописи

Черкасов Илья Геннадьевич

**СУБМИКРОННЫЕ СТАТИЧЕСКИЕ КМОП
ОПЕРАТИВНЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА
С ПОВЫШЕННОЙ СБОЕУСТОЙЧИВОСТЬЮ
К ВОЗДЕЙСТВИЮ ОТДЕЛЬНЫХ ЯДЕРНЫХ ЧАСТИЦ**

05.13.05 – «Элементы и устройства вычислительной техники
и систем управления»

Автореферат
диссертации на соискание ученой степени
кандидата технических наук

Автор:

Москва – 2010 г.

Диссертация выполнена в Национальном исследовательском ядерном университете «МИФИ»

Научный руководитель:

доктор технических наук, профессор
Стенин Владимир Яковлевич
НИЯУ «МИФИ»

Официальные оппоненты:

доктор технических наук, профессор
Петросянц Константин Орестович
МГИЭМ

кандидат технических наук,
ведущий научный сотрудник
Герасимов Владимир Федорович
ФГУ «22 ЦНИИИ Министерства обороны
Российской Федерации»

Ведущая организация:

НИИ системных исследований РАН

Защита диссертации состоится 22 марта 2010 г. в 16 часов 00 минут на заседании диссертационного совета Д 212.130.02 в НИЯУ «МИФИ» по адресу 115409, г. Москва, Каширское шоссе, 31, тел. 323-91-67.

С диссертацией можно ознакомиться в библиотеке НИЯУ «МИФИ».

Автореферат разослан «19» февраля 2010 г.

Ученый секретарь
диссертационного совета
д.т.н., профессор



П.К. Скоробогатов

ОБЩАЯ ХАРАКТЕРИСТИКА ДИССЕРТАЦИИ

Актуальность проблемы

Оперативные запоминающие устройства (ОЗУ) получили широкое распространение в качестве встраиваемых блоков в СБИС микропроцессоров (КЭШ ОЗУ), систем на кристалле, СБИС аналогово-цифровых и цифро-аналоговых преобразователей, программируемых логических интегральных схем (ПЛИС), так и в качестве отдельных СБИС ОЗУ.

Перспективным направлением развития электронной компонентной базы для аппаратуры авиационной техники, космического, военного и другого специального назначения является разработка высокопроизводительных микропроцессоров и систем на кристалле с повышенной сбоеустойчивостью к воздействию радиационных факторов. Увеличение производительности достигается, в частности, переходом на технологии с меньшими проектными нормами. Субмикронные КМОП СБИС, изготавливаемые по объёмной КМОП технологии, имеют повышенную чувствительность к эффектам воздействия отдельных высокоэнергетических космических частиц, включая атмосферные нейтроны. Уменьшение проектной нормы ведет к увеличению чувствительности к радиационным эффектам. Радиационно-стойкие техпроцессы в настоящее время по проектным нормам отстают на 4 - 6 поколений от современных коммерчески-доступных технологических процессов. Для достижения наилучшей производительности в мире активно развивается направление радиационно-стойкого проектирования Radiation Hard by Design (RHBD), основанного на использовании коммерчески-доступных технологических процессов с применением схемотехнических, топологических и алгоритмических методов повышения сбоеустойчивости.

Блоки статических оперативных запоминающих устройств в составе микропроцессоров и систем на кристалле являются одними из наиболее уязвимых к эффектам воздействия отдельных ядерных частиц, поэтому в качестве **предмета исследования** выбраны КМОП субмикронные оперативные запоминающие устройства статического типа. **Объектом исследования** являются методы повышения сбоеустойчивости элементов КМОП ОЗУ и методики проектирования КМОП ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц (ОЯЧ).

В настоящее время в Российской Федерации в рамках федеральной целевой программы "Развитие электронной компонентной базы и радиоэлектроники" предусмотрена разработка отечественных быстродействующих микропроцессоров в частности для авионики, космической техники, аппаратуры, используемой в интересах Федерального агентства по атомной энергии и для других специализированных применений, где необходима повышенная сбоеустойчивость к воздействию отдельных ядер-

ных частиц. Поэтому **значимой и актуальной** является задача развития методов проектирования субмикронных ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц.

Состояние исследований по проблеме

Физические принципы действия радиационных факторов на полупроводниковые структуры освещены в работах Вавилова В.С., Ухина Н.А., Ладыгина Н.А. Радиационные эффекты в полупроводниковых приборах описаны в работах Никифорова А.Ю., Тельца В.А., Скоробогатова П.К., Першенкова В.С. Методологические вопросы радиационной стойкости изложены в работах Герасимова В.Ф. Конструктивно-топологические особенности субмикронных МОП транзисторов исследованы в работах Красникова Г.Я. Основы проектирования и схемотехнические решения элементов КМОП ИС, и в частности, СБИС ОЗУ представлены в трудах Вернера В.Д., Кармазинского А.Н., Герасимова Ю.М. Развитие архитектуры отечественных высокопроизводительных микропроцессорных систем межвидового применения отражено в трудах Бобкова С.Г. Эффекты воздействия отдельных ядерных частиц в КМОП интегральных схемах описаны в работах Чумакова А.И., Емельянова В.В., зарубежных авторов, таких как Messenger G.C., Ash M.S., Dressendorfer P.V., Petersen E.L., работах, публикуемых Национальным управлением США по авиации и исследованию космического пространства (NASA) и Европейским космическим агентством (ESA).

Схемотехнические методы повышения сбоеустойчивости ОЗУ в первую очередь связаны с повышением сбоеустойчивости ячейки памяти. Существуют несколько подходов к повышению сбоеустойчивости: авторы Verghess S., Wortman J.J., Kerns C.E. в своих работах предлагают подход с увеличением постоянной времени в цепи обратной связи триггера ячейки памяти, что позволяет повысить величину критического заряда ячейки. Подход, основанный на использовании дополнительных транзисторов, восстанавливающих исходное состояние ячейки после сбоя использован в работе авторов Rocket L.R., Velazco R. Метод резервирования данных в дополнительной триггерной структуре с возможностью восстановления информации описан в работах Whitaker J., Liu M.N., Canaris J.B., в литературе ячейки с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц известны давно, но отсутствует их сравнительный анализ по критериям сбоеустойчивости, быстродействия, занимаемой площади и энергопотребления, особенно для проектных норм 0,18 мкм и менее.

Конструктивно-топологические методы повышения сбоеустойчивости коммерчески-доступных технологических процессов направлены на уменьшение вероятности проявления тиристорного эффекта в КМОП структурах и уменьшение влияния дозовых эффектов. В работах Anelli G.

и Snoyes W. представлены методы уменьшения влияния дозовых эффектов за счет использования транзисторов с кольцевым затвором. В работах Aoki T. представлены методы подавления тиристорного эффекта, включающие контакты к подложке и n-карману, а также охранные кольца.

Методы численного моделирования поверхностных и локальных радиационных эффектов в КМОП и КНИ КМОП структурах развиты в работах Петросянца К.О., Харитонова И.А. В работах Чумакова А.И., Мироскина В.В., Petersen E.L. описаны методики оценки чувствительности ИС к воздействию ионов и протонов. Корректные прогнозные значения сечения одиночных сбоев и пороговые энергии протонов можно получить при наличии экспериментальных данных сечения насыщения ионов и наоборот. Качественный анализ устойчивости к эффектам одиночных сбоев производится по величине критического заряда, вызывающего переключение элемента при воздействии нейтронов, протонов и ионов.

Направление радиационно-стойкого проектирования получило развитие в работах Герасимова Ю.М., Григорьева Н.Г., Redant S., Kloukinas K., Campbell M. В работах описаны библиотеки элементов, созданных с использованием радиационно-стойкого проектирования по проектным нормам КМОП 0,25 мкм и КМОП 0,18 мкм. В работах Герасимова Ю.М. и Григорьева Н.Г. освещены проблемы повышения стойкости к дозовым эффектам коммерческой технологии с проектной нормой 0,25 мкм, разработана библиотека с конструктивно-топологическими мерами по повышению стойкости к воздействию поверхностных радиационных эффектов. Направление радиационно-стойкого проектирования в настоящее время является актуальным, так как позволяет при затратах площади в 1,5...4 раза больших, чем при использовании стандартной коммерческой технологии, получить одинаковое быстроедействие при повышении стойкости к дозовым эффектам на порядок и более. Известно об использовании лишь трех библиотек за рубежом – это DARE, IMEC и MRC библиотеки по проектным нормам 0,18 мкм и 0,25 мкм. Отечественной библиотеки с повышенной сбоеустойчивостью к воздействию ОЯЧ не существует.

Переход на технологию кремний-на-изоляторе (КНИ) позволяет уменьшить сечение одиночных сбоев за счет уменьшения эффективной длины собирания заряда с трека частицы. Результаты исследования воздействия ОЯЧ на КНИ СБИС приведены в работах Петросянца К.О., Харитонова И.А., Musseau O., Ferlet-Cavrois V., Gasiot G., однако отсутствуют исследования эффективности применения схемотехнических методов повышения сбоеустойчивости для КНИ технологии.

В ранее проведенных исследованиях широко описаны схемотехнические методы повышения сбоеустойчивости к воздействию отдельных ядерных частиц, но отсутствует сравнение эффективности данных методов особенно для субмикронных КМОП технологий с проектными нормами 0,25 мкм и менее. Конструктивно-топологические методы развиты

для подавления дозовых эффектов и уменьшения вероятности проявления тиристорного эффекта. Необходимо развитие топологических методов повышения сбоеустойчивости субмикронных ОЗУ к воздействию отдельных ядерных частиц. Сложности расчетов сечения насыщения одиночных сбоев требуют проведения экспериментальных исследований для оценки эффективности схмотехнических, конструктивно топологических и алгоритмических методов повышения сбоеустойчивости субмикронных ОЗУ, изготовленных на российских и зарубежных фабриках.

Данная работа направлена на решение научно-технической задачи разработки и развития методов проектирования КМОП статических оперативно-запоминающих устройств с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц для субмикронных проектных норм.

Цель и задачи диссертации

Целью диссертации является развитие методов проектирования субмикронных статических КМОП и КНИ ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц.

Достижение указанной цели обеспечено решением следующих **задач**:

- Анализ тенденций развития схмотехнических и конструктивно-топологических методов повышения сбоеустойчивости субмикронных ОЗУ, применяемых в условиях воздействия отдельных ядерных частиц, и обоснование наиболее перспективных методов повышения сбоеустойчивости.
- Обоснование выбора ячейки памяти для проектирования ОЗУ с повышенной сбоеустойчивостью по критериям сбое- и помехоустойчивости, быстродействию, потребляемой мощности, занимаемой площади.
- Разработка методических рекомендаций по проектированию топологии ячеек памяти и блоков ОЗУ для встраиваемых приложений с повышенной сбоеустойчивостью с проектными нормами 0,25 мкм и менее.
- Разработка библиотек базовых блоков ОЗУ с повышенной сбоеустойчивостью с проектной нормой 0,18 мкм (КМОП) и 0,25 мкм (КНИ КМОП)
- Исследование и моделирование влияния экстремальных тепловых режимов эксплуатации на субмикронные СБИС ОЗУ. Развитие методики исследования минимального напряжения сохранения данных при воздействии экстремальных тепловых режимов эксплуатации.

Научная новизна диссертации

1. Метод повышения сбоеустойчивости КМОП ОЗУ к воздействию отдельных ядерных частиц, заключающийся в пространственном разнесении областей ячеек памяти, чувствительных к воздействию отдельных ядерных частиц, а также взаимном включении чувствительных областей ячейки в пространство смежных ячеек памяти.
2. Методика расчета КМОП ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц с обоснованием коэффициентов затрат площади на схемотехнические и конструктивно-топологические методы повышения сбоеустойчивости КМОП ОЗУ.
3. Результаты сравнительного моделирования и экспериментальных исследований ячеек памяти для КМОП СБИС ОЗУ с повышенной сбоеустойчивостью, свидетельствующие о высокой сбоеустойчивости ячеек памяти типа DICE и HIT к воздействию отдельных ядерных частиц и экстремальных тепловых режимов эксплуатации.
4. Методика оценки минимального напряжения сохранения данных в КМОП СБИС ОЗУ при воздействии экстремальных тепловых режимов эксплуатации.

Практическая значимость диссертации

1. Результаты сравнительного анализа и экспериментальных исследований вариантов КМОП ячеек памяти с разной организацией позволили обосновать применение ячеек памяти типа DICE, позволяющих обеспечить наибольший уровень сбоеустойчивости КМОП и КНИ КМОП ОЗУ с проектными нормами 0,35 мкм ... 0,18 мкм к воздействию отдельных ядерных частиц.
2. Разработана библиотека базовых блоков КМОП ОЗУ с повышенной сбоеустойчивостью с проектной нормой 0,18 мкм на основе однопортовых и двухпортовых ячеек памяти типа DICE с пространственным разнесением чувствительных областей, контактами к подложке и п-карману и охранными кольцами в блоках управляющей логики.
3. Разработана библиотека базовых элементов для проектирования ОЗУ с повышенной сбоеустойчивостью по КНИ КМОП технологии с проектной нормой 0,25 мкм на основе DICE ячеек памяти с разнесением чувствительных областей и управляющей логики с методами по подавлению дозовых эффектов.

Положения, выносимые на защиту

1. Метод повышения сбоеустойчивости КМОП ОЗУ, заключающийся в пространственном разнесении областей ячеек памяти, чувствительных к воздействию отдельных ядерных частиц, а также взаимном включении чувствительных областей в пространство смежных ячеек памяти, позволяющий уменьшить вероятность возникновения сбоев, вызванных собиранием заряда с трека одной частицы двумя чувствительными областями при минимальных дополнительных затратах площади.
2. Методика расчета КМОП ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц с учетом затрат площади на схемотехнические и конструктивно-топологические меры повышения сбоеустойчивости ОЗУ.
3. Методика оценки минимального напряжения сохранения данных в КМОП СБИС ОЗУ при воздействии экстремальных тепловых режимов и результаты экспериментальных исследований.

Апробация диссертации

Результаты работы доложены на всероссийских конференциях «Электроника, микро- и наноэлектроника» (2007 г. – 2009 г.), «Проблемы разработки перспективных микро- и наноэлектронных систем – 2008 (МЭС-2008)», «Радиационная стойкость электронных систем - Стойкость-2009», на конференции «Научная сессия МИФИ» (2005 г. – 2009 г.).

Публикации

Основные результаты диссертации опубликованы в 23 работах (в период с 2005 г. по 2010 г.), в том числе три в журналах из перечня ВАК. Семь работ опубликованы без соавторов.

Структура и объем диссертации

Диссертация состоит из списка терминов, условных обозначений и сокращений, введения, четырех глав, заключения и списка литературы; содержит 150 страниц, в том числе 53 рисунка, 45 таблиц и список литературы из 102 наименований.

Содержание диссертации

Во введении обоснована актуальность темы, проведен выбор объектов исследований, определена цель диссертации. Обобщены краткие резуль-

таты анализа ранее выполненных научных работ по тематике диссертации. Приведена постановка задачи и сформулированы основные положения, выносимые на защиту. Изложены научная новизна и практическая ценность диссертации.

Шеститранзисторные субмикронные ячейки памяти

Анализ результатов экспериментальных исследований воздействия протонов и нейтронов на СБИС ОЗУ отечественного и зарубежного производства показал, что основными эффектами воздействия ОЯЧ на СБИС, модули и ЭВМ на их основе являются одиночные сбои и тиристорные эффекты, устранение которых и является предметом проектирования СБИС и устройств на их основе с повышенной сбоеустойчивостью.

Чувствительность СБИС к локальным радиационным эффектам характеризуется величиной сечения эффекта σ (см²) – отношением общего количества сбоев к флюенсу частиц, величиной пороговых линейных потерь энергии иона LET_o (МэВ·см²/мг), величиной пороговой энергии протонов E_{po} (МэВ), начиная с которой наблюдаются появления локальных радиационных эффектов в ИС. Зависимость сечения одиночных сбоев от пороговых линейных потерь энергии (для ионов) описывается с использованием аппроксимации функцией Вейбулла:

$$\sigma = \sigma_{\text{НАС}} \left\{ 1 - \exp\left[-\left(\frac{LET - LET_0}{W_l}\right)^S\right] \right\}, \quad (1)$$

где $\sigma_{\text{НАС}}$ - сечение насыщения; W_l , S – параметры аппроксимации, не имеющие физического смысла. Корректные количественные оценки величин сечения эффектов и пороговых энергий возникновения эффектов могут быть получены по результатам экспериментальных исследований на моделирующих установках и имитаторах.

С целью проведения качественной оценки эффективности применения схемотехнических методов повышения сбоеустойчивости элементов ОЗУ к воздействию ОЯЧ обосновано использование в качестве характеристик сбоеустойчивости параметров, связанных с физическими характеристиками элементов: эффективный объем чувствительной области элемента и критический заряд, вычисляемый по формуле:

$$\Delta Q_c = \Delta U C_{\text{эКВ}}, \quad (2)$$

где ΔU – минимальная величина помехи, вызывающая переключение элемента, выражена в вольтах; $C_{\text{эКВ}}$ – эквивалентная емкость элемента в пикофарадах. Величина критического заряда может быть оценена из схемотехнологических параметров путем численного моделирования воздейст-

вия импульса тока, имитирующего импульс ионизационного тока, возникающего при собирании заряда с трека частицы чувствительной областью за счет дрейфовых и диффузионных процессов.

Воздействие импульсного ионизирующего излучения на СБИС ОЗУ характеризуется проявлением интегральных ионизационных эффектов – эффекта «просадки» питания. Влияние поверхностных радиационных эффектов и экстремально высоких температур эксплуатации СБИС приводит к увеличению токов утечки, что может также приводить к «просадке» питания в элементах ОЗУ за счет падения напряжения на паразитных структурах шин питания. В качестве критерия оценки сбоеустойчивости ячеек памяти к эффекту «просадки» напряжения питания предложено использовать минимальное напряжение сохранения данных в ячейке (Data Retention Voltage) - DRV – минимальное напряжение питания ячейки памяти, при котором ещё возможно сохранение записанной информации.

С целью оценки сбоеустойчивости ячеек памяти к «просадке» питания автором предложена методика оценки минимального напряжения сохранения данных по статическим переключательным характеристикам ячеек памяти (см. рис. 1).



Рис. 1. Блок схема алгоритма

Аналитическое выражение для оценки величины DRV ячейки памяти может быть получено из решения уравнений Кирхгофа при условии равенства нулю запаса помехоустойчивости (Static Noise Margin - SNM):

$$DRV_0 = \frac{2kT}{q} \ln(1 + n), \quad (3)$$

где $\frac{kT}{q}$ – тепловой потенциал; n – нормированное на 60 мВ отношение минимального изменения напряжения на затворе транзистора, приводящее к изменению тока стока в 10 раз в подпороговой области режима работы МОП транзистора. Проведены расчетные оценки минимального напряжения сохранения данных для объемных КМОП технологий с проектными нормами 0,35 мкм, 0,25 мкм, 0,18 мкм и 0,09 мкм (см. табл. 1). Теоретический предел составляет 36 мВ (при $n = 1$).

Таблица 1. Расчетные значения минимального напряжения сохранения данных

Проектная норма, мкм	0,35	0,25	0,18	0,09
Минимальное напряжение сохранения данных, мВ	39	40	42	50

В работе проведена экспериментальная оценка минимального напряжения сохранения данных ОЗУ на макетных образцах тестовых структур СБИС ОЗУ с проектными нормами 0,35 мкм и 0,18 мкм при воздействии экстремальных тепловых режимов эксплуатации. По результатам экспериментальных исследований определяется карта распределения сбоев по адресному пространству, позволяющая выявлять конструктивные недостатки ОЗУ, в частности, влияние расположения контактов к подложке и п-карману вне ячейки памяти, приводящее к росту величины минимального напряжения сохранения данных на 30...60%; влияние отклонений параметров транзисторов при производстве, приводящее к росту минимального напряжения сохранения данных в 3...5 раз по сравнению с теоретическим значением.

Проведение корректного количественного анализа характеристик ячеек памяти с повышенной сбоеустойчивостью невозможно без получения исходных данных для стандартных 6-транзисторных ячеек памяти, спроектированных с учетом конструктивно-топологических требований фабрик, на которых ведется изготовление современных СБИС.

С целью проведения сравнительного анализа ячеек памяти с разными схемо-топологическими решениями в качестве критериев сравнения предложены следующие параметры:

- геометрические параметры: площадь ячейки, площадь чувствительных областей;

- параметры сбое- и помехоустойчивости: величина критического заряда, запас по помехоустойчивости, минимальное напряжение сохранения данных;
- динамические параметры: собственное время считывания, время записи, время задержки появления данных;
- токи потребления: статический ток потребления, ток потребления в режиме записи/чтения;
- температурные параметры: температурный коэффициент дрейфа порога переключения, температурный коэффициент собственного времени считывания.

В САПР Cadence разработаны топологии 6-транзисторной ячейки памяти, а также ячеек памяти с уменьшенным отношением крутизна транзисторов в триггере, с контактами к подложке и n-карману и ячейки памяти с охранным кольцом по проектным нормам 0,35 мкм и 0,18 мкм. Анализ результатов моделирования в симуляторе SPECTRE 6-транзисторных ячеек памяти показал, что ячейки с уменьшенным отношением крутизна транзисторов в триггере менее быстродействующие (на 24...60 % в зависимости от модели транзисторов и норм проектирования), температурный коэффициент сдвига порогового напряжения больше на 10...12 % по сравнению со стандартными ячейками памяти. Ячейки данного типа имеют на 10...100 % большую величину критического заряда. Применение контактов к подложке и n-карману позволяет на 15%...20% уменьшить минимальное напряжение сохранения данных, снизить температурный коэффициент изменения порога переключения ячейки на 50% при увеличении площади на 12% по сравнению с шеститранзисторной ячейкой памяти без использования контактов. Применение охранного кольца в 1,9 раза увеличивает площадь ячейки и имеет на 10%...22% меньший температурный коэффициент изменения порога переключения ячейки по сравнению с ячейкой памяти с контактами к n-карману и к подложке. Использование полос контактов вместо охранного кольца позволяет уменьшить площадь ячейки.

Ячейки памяти с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц

В работе проведено сравнение разнообразных вариантов ячеек памяти со схемотехническими мерами по повышению сбоеустойчивости, такими как резервирование хранимой информации с возможностью её восстановления или использование дополнительной обратной связи, восстанавливающей хранимую информацию в случае сбоя. В САПР Cadence были спроектированы топологии ячеек памяти со схемотехникой типа DICE, HIT, IBM и NASA, а также базовых 6-транзисторных ячеек памяти для субмикронной КМОП технологии с проектной нормой 0,18 мкм. Резуль-

таты проведенного сравнительного анализа приведены в табл. 2. На рис. 2 и рис. 3 приведены принципиальные схемы ячеек памяти DICE и НІТ.

Таблица 2. Сравнительные параметры статических КМОП ячеек памяти, спроектированных по проектной норме 0,18 мкм

Тип ячейки памяти	6Т	DICE	NASA 1	IBM	НІТ	NASA 2	2P 8Т	2P DICE
Размеры ячейки, мкм ²	1,84×2,53	3,25×4,48	3,79×4,63	3,71×4,88	5,27×4,19	5,45×4,40	3,83×2,88	4,48×5,28
Площадь ячейки, мкм ²	4,655	14,56	17,55	18,10	22,08	23,98	11,03	23,65
Относительная площадь	1	3,127	3,77	3,89	4,74	5,15	2,37	5,08
Площадь чувствительных областей, мкм ²	0,34	1,23	1,0	1,0	2,1	2,0	1,0	1,23
Статический ток потребления при 25°С, пА	14,5	27	34	19,7	20,75	28,3	17	32
Собственное время считывания при 25°С, пс	164	75	74	124	100	204	158	78
Критический заряд, фКл	41	более 140	65	68	84	39	61	более 140
Запас по помехоустойчивости, мВ	510	630	570	490	610	590	520	650
Минимальное напряжение сохранения данных, мВ	310	250	430	390	290	400	307	260

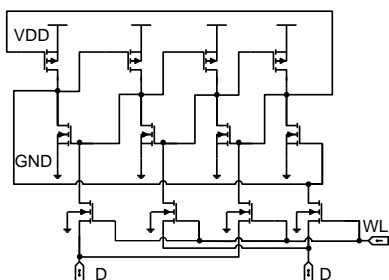


Рис. 2. Принципиальная схема ячейки памяти DICE

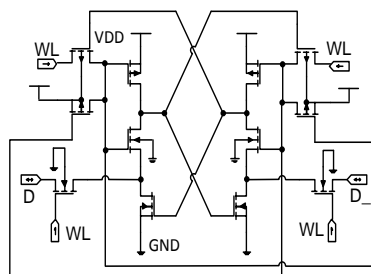


Рис. 3. Принципиальная схема ячейки памяти НІТ

Критический заряд ячейки памяти DICE (Dual Interlocked Storage Cell) с проектной нормой 0,18 мкм более чем в 2 раза превышает критический заряд ближайшего конкурента (ячейки НІТ), при этом по занимаемой

площади ячейка DICE в 1,5 раза меньше (см. рис. 4), обладает в 1,3 раза меньшим собственным временем считывания по сравнению с ячейкой памяти типа НИТ.

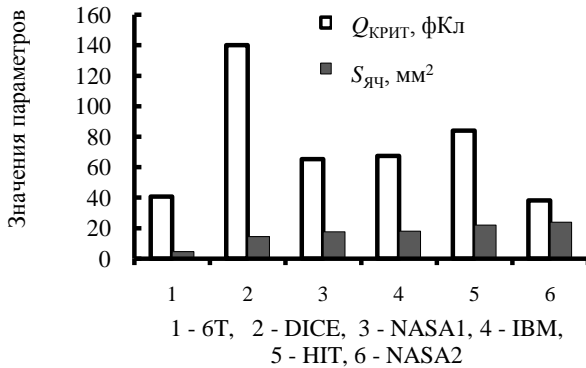


Рис. 4. Диаграмма зависимостей критического заряда $Q_{крит}$ и площади ячеек памяти $S_{яч}$ от типа ячеек памяти для проектной нормы КМОП 0,18 мкм

Полученные при моделировании результаты позволяют проводить обоснованный выбор ячеек памяти при разработке блоков статических субмикронных КМОП ОЗУ с повышенной сбоеустойчивостью. В КМОП ОЗУ следует использовать ячейки памяти типа DICE.

Особенности проектирования КМОП СБИС ОЗУ с повышенной сбоеустойчивостью

Сбои, вызываемые отдельными ядерными частицами в элементах памяти, обусловлены генерацией заряда вдоль трека частицы в элементе СБИС и его собиранием в чувствительной области за счет дрейфовых и диффузионных процессов. Величина заряда, собираемого с трека частицы в чувствительной области, зависит от энергии первичной частицы, энергии вторичных ядерных частиц и эффективной длины собирания заряда. Величина заряда, собираемого р-n-переходом с трека ОЯЧ за счет дрейфовых процессов, может быть оценена по формуле:

$$\Delta Q_{ДР} = \frac{q LET \rho L_{\text{ЭФ}}}{\varepsilon_i}, \quad (4)$$

где ρ - плотность кремния; LET - линейные потери энергии частицы; ε_i - энергия образования электронно-дырочной пары; $L_{\text{ЭФ}}$ - эффективная длина собирания заряда. Величина эффективной длины собирания заряда для объемной КМОП технологии определяется эффективной длиной проникновения электрического поля в трек частицы $L_{\text{Г}}$, которая зависит от на-

пряжения на р-п-переходе, ионизационной способности частицы и проводимости базовой области. Эффективная длина собирания $L_{эф}$ в кремнии для частиц с LET от 1 МэВ·см²/мг до 40 МэВ·см²/мг при напряжении на р-п-переходе 1...3 В составляет 3...6 мкм. Увеличение степени интеграции СБИС приводит к сокращению расстояний между чувствительными областями ячеек, следовательно, увеличивается вероятность появления сбоев, вызываемых собиранием заряда с трека отдельной ядерной частицы одновременно несколькими чувствительными областями, расположенными вдоль трека частицы на расстоянии меньше $L_{эф}$.

Анализ результатов моделирования воздействия импульса ионизионного тока на чувствительные области КНИ КМОП ячейки памяти DICE с проектной нормой 0,25 мкм показал, что величина критического заряда в случае одновременного воздействия на два закрытых стока п-канальных транзисторов триггера ячейки (118 фКл) или на закрытые стоки п- и р-канального транзистора (123 фКл) на два порядка меньше величины критического заряда в случае воздействия на один закрытый сток п-канального транзистора (24,3 пКл) или р-канального транзистора (более 30 пКл). Количество сбоев, вызванных собиранием заряда одновременно чувствительными областями двух п-канальных транзисторов, по результатам экспериментальных исследований тестовой структуры КМОП ОЗУ 16к×16 с проектной нормой 0,18 мкм в 3...30 раз больше, чем в случае собирания заряда чувствительными областями п- и р- канальных транзисторов. Поэтому чувствительность к одиночным сбоям для ячейки памяти типа DICE определяется в большей степени минимальным расстоянием между стоками п-канальных транзисторов в триггере ячейки.

Автором предложен конструктивно-топологический метод повышения сбоеустойчивости ОЗУ, заключающийся в пространственном разнесении областей ячеек памяти, чувствительных к воздействию отдельных ядерных частиц, а также взаимном включении чувствительных областей в пространство смежных ячеек памяти, позволяющий уменьшить вероятность возникновения сбоев, вызванных собиранием заряда с трека одной частицы двумя чувствительными областями при минимальных дополнительных затратах площади. Метод основан на выявлении чувствительных областей ячейки памяти, при одновременном воздействии частицы на которые вероятность возникновения сбоя существенно возрастает. Повышение сбоеустойчивости основано на увеличении расстояния между этими чувствительными областями за счет конструктивного расположения чувствительных областей одной ячейки памяти внутри смежных, что позволяет существенно увеличить расстояние между чувствительными областями. Метод проверен на результатах численного моделирования КМОП ячеек памяти типа DICE с проектными нормами 0,35 мкм, 0,25 мкм, 0,18 мкм и 0,09 мкм, КНИ КМОП ячейки памяти с проектной

нормой 0,25 мкм и результатах экспериментальных исследований тестовых структур с проектными нормами 0,18 мкм.

Обоснованы коэффициенты затрат площади, сопровождающие разнесение чувствительных областей на кристалле. Площадь ячейки с пространственным разнесением чувствительных областей может быть рассчитана по формуле:

$$S_{\text{яп.р}} = k_{\text{уп}} N + S_{\text{яп}}, \quad (5)$$

где $S_{\text{яп.р}}$ – площадь ячейки памяти с пространственным разнесением чувствительных областей (приведенная на один бит); $k_{\text{уп}}$ – коэффициент увеличения площади ячейки; N – количество ячеек памяти, используемых для распределения чувствительных областей; $S_{\text{яп}}$ – исходная площадь ячейки. Зависимость коэффициента увеличения площади от количества ячеек, участвующих в перемещении чувствительных областей, приведена на рис. 5. На рис. 6 приведен исходный вариант топологии КНИ КМОП ячейки памяти DICE с проектной нормой 0,25 мкм.

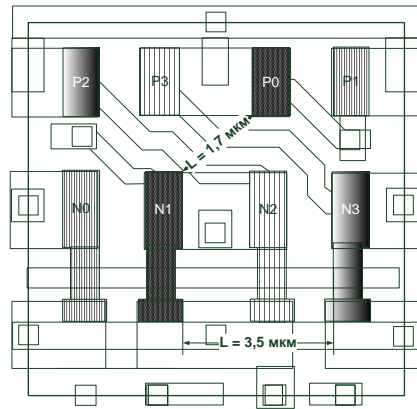
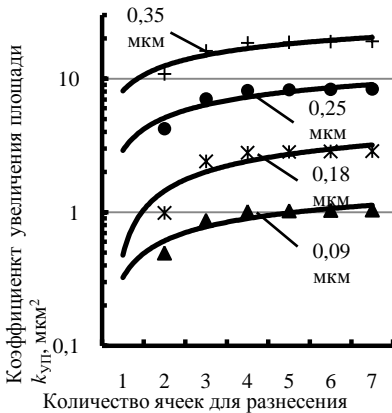


Рис. 5. Зависимость коэффициента увеличения площади ячейки от количества ячеек памяти, участвующих в пространственном перераспределении чувствительных областей

Рис. 6. Эскиз исходной топологии ячейки памяти типа DICE по КНИ КМОП технологии с проектной нормой 0,25 мкм

На рис. 7 приведен вариант топологии ячейки памяти с пространственным распределением чувствительных областей для двух ячеек памяти с расположением чувствительных областей одной ячейки памяти внутри соседней ячейки.

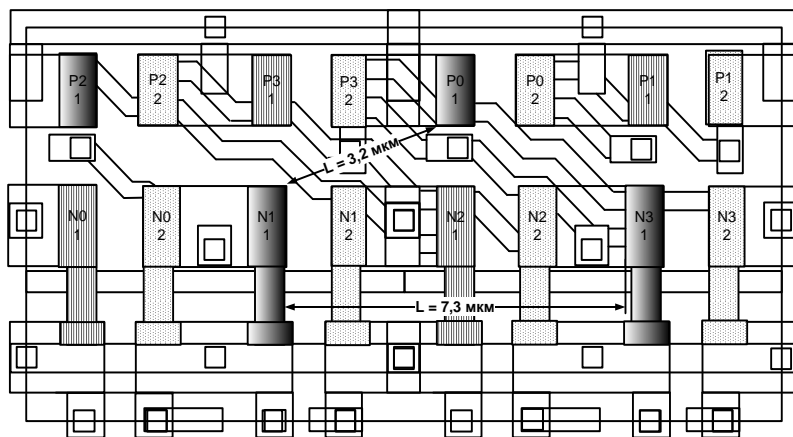


Рис. 7. Эскиз топологии ячейки памяти с пространственным распределением чувствительных областей (выделены затемнением)

Проектирование КМОП ОЗУ с повышенной сбоеустойчивостью на основе ячеек памяти DICE при проектных нормах 0,25 мкм ... 0,18 мкм должно проводиться с пространственным распределением чувствительных областей в триггере ячейки памяти, при этом рекомендуется использовать 2 - 3 ячейки для разнесения чувствительных областей. Увеличение площади по сравнению с исходной ячейкой памяти типа DICE составляет 14%...50%, при этом величина пороговых линейных потерь энергии увеличивается в 2,2...10 раз. Оценочные расчёты показывают, что проектирование КМОП ОЗУ с повышенной сбоеустойчивостью при проектной норме 0,09 мкм рекомендуется проводить по КНИ технологии с использованием 2 - 3 ячеек с использованием пространственного распределения чувствительных областей.

Проектирование специализированных КМОП ОЗУ для использования в составе микропроцессорных СБИС и СБИС типа система на кристалле обычно происходит с учётом ряда взаимоисключающих требований, поскольку с одной стороны, надо обеспечить заданную (или максимальную) ёмкость накопителя (банка ячеек памяти), с другой стороны, минимальную площадь, занимаемую ОЗУ на кристалле, минимальную потребляемую мощность и, кроме того, обеспечить требуемый уровень сбоеустойчивости ОЗУ к действию заданных дестабилизирующих факторов. Процесс проектирования и обоснование оптимальности решения могут быть упрощены в случае, если использовать библиотеку базовых блоков субмикронных КМОП ОЗУ для встраиваемых приложений, а также рекомендации по модификации этих блоков с учётом обоснованных значений коэффициентов, характеризующих увеличение площади кристалла на от-

дельные элементы и блоки структуры и учитывающие схемотехнологические и конструктивные особенности элементной базы.

Автором предложена методика расчета затрат площади кристалла на меры по повышению сбоеустойчивости КМОП ОЗУ, которая базируется на основе практики проектирования однопортовых и двухпортовых блоков КМОП ОЗУ для встраиваемых применений с использованием обоснованных в работе схемотехнических и известных конструктивных мер защиты от тиристорных эффектов – ячеек с повышенной сбоеустойчивостью типа DICE, контактов к подложке и n -карманам и охранных колец.

Площадь ОЗУ на кристалле рассчитывается следующим образом :

$$S_{\text{ОЗУ DICE}} = S_{\text{ОЗУ БЕЗ К.П}} + S_{\text{КОЛ. ПИТ.}} \quad (6)$$

где $S_{\text{ОЗУ БЕЗ К.П}} = [k_{\text{БАНК}} N + S_{\text{УПР.ЛОГ}} (1 + k_{\text{СКОЕД}})]$ - площадь ОЗУ без кольца питания;

$S_{\text{КОЛ. ПИТ.}} = k_{\text{СКОЛ. ПИТ.}} \sqrt{S_{\text{ОЗУ БЕЗ К.П.}}}$ - площадь кольца питания ОЗУ; $k_{\text{БАНК}}$ – коэффициент увеличения площади банка на схемотехнические меры повышения сбоеустойчивости; $k_{\text{СКОЕД}}$ – коэффициент затрат площади на межсоединения; $k_{\text{СКОЛ. ПИТ.}}$ – коэффициент увеличения площади за счет использования кольца питания.

Площадь блока управляющей логики можно оценить по выражению:

$$S_{\text{УПР.ЛОГ}} = (w_{\text{ЯЧ}} n m + w_{\text{ДЕШ}}) h_{\text{ВВ}} + w_{\text{ДЕШ}} h_{\text{ЯЧ}} N / (n m), \quad (7)$$

где m - разрядность мультиплексоров; n - разрядность входного слова ОЗУ; $w_{\text{ДЕШ}}$ – топологическая ширина дешифратора строк второй ступени; $h_{\text{ВВ}}$ – топологическая высота блока ввода/вывода, включающего мультиплексоры, усилители считывания и буфера ввода/вывода; $n m$ – количество столбцов и $N / (n m)$ – количество строк в банке ячеек памяти. Обоснованы коэффициенты затрат площади кристалла на банк ячеек памяти, блок управляющей логики, межсоединения, кольцо питания ОЗУ. На рис. 8 и рис. 9 приведено распределение площади кристалла по структурным элементам однопортовых и двухпортовых блоков ОЗУ с проектными нормами КМОП 0,18 мкм на ячейках памяти DICE и конструктивными мерами по повышению сбоеустойчивости.

Увеличение площади ОЗУ не превышает 1,7...2,7 раза при сохранении быстродействия и увеличении потребляемой мощности в 1,4...2,0 раза для ОЗУ с ёмкостью до 128 Кбит; при ёмкости ОЗУ 1 Мбит коэффициент увеличения площади равен 3,1 при обеспечении максимальной сбоеустойчивости для статического ОЗУ по объёмной КМОП технологии с проектной нормой 0,18 мкм. Все рекомендации и коэффициенты справедливы и в случае использования других ячеек памяти с мерами по повышению сбоеустойчивости, однако площадь банка ячеек памяти при использовании ячеек памяти DICE минимальна, в то время как при использовании ближайшего конкурента – ячеек НІТ она увеличится в 1,5 раза.

Данная методика подтверждена и нашла применение при разработке библиотеки базовых блоков КМОП ОЗУ с проектной нормой 0,25 мкм.

Разработана библиотека быстродействующих базовых блоков КМОП ОЗУ с проектной нормой 0,18 мкм для встраиваемых быстродействующих статических КМОП ОЗУ. В состав библиотеки входит базовые однопортовые и двухпортовые блоки КМОП ОЗУ объемом 4 кбит...128 кбит на базе однопортовых и двухпортовых ячеек памяти типа DICE с применением конструктивных мер повышения сбоеустойчивости к тиристорному эффекту: контактов к подложке и n-карману в ячейках памяти, охранных колец в управляющей логике. Время доступа блоков КМОП ОЗУ с повышенной сбоеустойчивостью составляет 1,1...1,8 нс в зависимости от объема памяти и одинаково со временем доступа блоков КМОП ОЗУ аналогичного объема на основе шеститранзисторных ячеек памяти. При этом энергопотребления этих блоков возрастает в 1,8...2,1 раза при росте затрат площади в 1,7...2,7 раза.

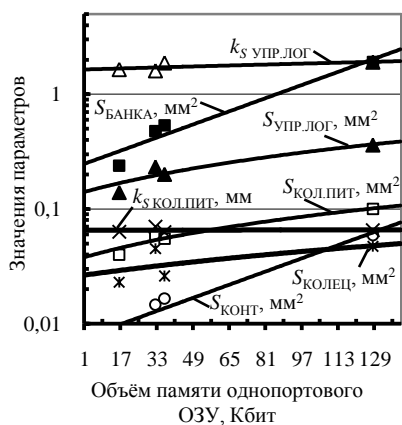


Рис. 8. Распределение площади кристалла по структурным элементам однопортовых блоков ОЗУ (0,18 мкм)

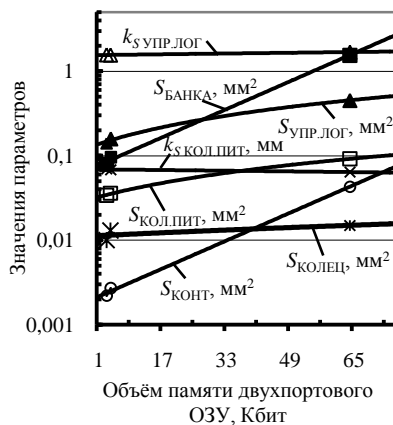


Рис. 9. Распределение площади кристалла по структурным элементам двухпортовых блоков ОЗУ (0,18 мкм)

Разработана библиотека базовых блоков ОЗУ с повышенной сбоеустойчивостью по КНИ КМОП технологии с проектной нормой 0,25 мкм. С использованием данной библиотеки разработана СБИС ОЗУ емкостью 2 Мбит на основе DICE ячеек памяти с разнесением чувствительных областей и применением помехоустойчивого кодирования 32-х информационных бит в 39-разрядное слово с использованием кода Хсяо. С целью уменьшения токов утечки и увеличению стойкости к поверхностным ра-

диационным эффектам при проектировании во всех структурных элементах ОЗУ использованы транзисторы с контактом к телу; в ключевых элементах (passgate) и управляющей логики использованы транзисторы N-типа и транзисторы с кольцевым затвором (Edgeless Layout Transistor-ELT). Время доступа ОЗУ с использованием кодирования по результатам моделирования составило 8,8 нс. Без использования кодирования – 6,5 нс. Увеличение площади по сравнению с ОЗУ такого же объема без использования схемотехнических и конструктивных мер повышения сбоеустойчивости составило 3,2 раза.

Результаты экспериментальных исследований макетных образцов тестовых структур КМОП ОЗУ с субмикронными проектными нормами

Разработаны макетные тестовые структуры субмикронных СБИС ОЗУ для проведения исследований сбоеустойчивости 6-транзисторных и 12-транзисторных ячеек памяти к воздействию нейтронов и протонов высоких энергий для оценки эффектов воздействия отдельных ядерных частиц. Эти же структуры использовались для исследования влияния экстремальных тепловых режимов на КМОП ОЗУ. Минимальный информационный объем тестовых структур с учетом требований получения достоверной статистики n (не менее 10 событий) при приемлемых флюенсах облучения порядка $\Phi \sim 10^{10}$ частиц/см² составил не менее 16 кбит.

Разработаны и изготовлены макетные образцы тестовых структур на основе 6-транзисторных ячеек памяти: КМОП ОЗУ с организацией 2К×16 с проектной нормой 0,5 мкм, КМОП ОЗУ с организацией 1К×16 с проектной нормой 0,35 мкм с эпитаксиальным слоем и КМОП ОЗУ с организацией 4К×16 с проектной нормой 0,18 мкм с полосами контактов к п-карману и подложке в накопителе ОЗУ, расположенные через каждые 64 ячейки (расстояние между полосами 78 мкм). На основе ячеек памяти типа DICE и HIT с контактами к п-карману и к подложке разработаны субмикронные тестовые структуры КМОП статических ОЗУ по проектной норме 0,35 мкм с эпитаксиальным слоем с организацией 13,8К×16 и тестовые структуры КМОП СОЗУ 0,18 мкм с организацией 16К×16 на основе сбоеустойчивых ячеек типа DICE и HIT с контактами к п-карману и к подложке.

Результаты экспериментальных исследований макетных образцов на основе 6-транзисторных ячеек памяти, проведенных ОАО «ЭНПО СПЭЛС» на ускорителях протонов с энергиями 180 - 1000 МэВ с целью оценки сечений насыщения и на источниках нейтронов с энергиями 2,5 - 14 МэВ с целью оценки пороговых энергий показали, что усредненные значения сечения одиночных сбоев в макетных образцах ОЗУ по объемной КМОП технологии с проектными нормами 0,5 мкм состави-

ли $(4...10) \times 10^{-14}$ см²/бит. Усредненные значения сечения одиночных сбоев в тестовых образцах ОЗУ по объемной КМОП технологии с проектными нормами 0,35 мкм и 0,18 мкм составили $(1...5) \times 10^{-14}$ см²/бит. Выявлены тиристорные эффекты в макетных образцах на основе 6-транзисторных ячеек памяти, выполненных по проектной норме 0,18 мкм; сечения тиристорных эффектов имеют значения $9,4 \times 10^{-10}$ см²/ИС (для протонов 250 МэВ) и $2,4 \times 10^{-9}$ см²/ИС (для протонов 1 ГэВ). Таким образом, плотность расположения полос контактов в макетном образце ОЗУ с проектной нормой 0,18 мкм недостаточна для предотвращения тиристорного эффекта. Уменьшение сечения тиристорного эффекта возможно при использовании контактов к подложке и n-карману в каждой ячейке памяти и применению охранных колец в блоках управляющей логики ОЗУ.

Применение 12-транзисторных ячеек памяти типа DICE или НИТ позволило на порядок снизить чувствительность тестовых структур к одиночным сбоям по сравнению с ОЗУ на обычных 6-транзисторных ячейках памяти. Усредненные значения сечения одиночных сбоев в тестовых образцах ОЗУ 13,8К×16 на ячейках типа DICE или НИТ с проектной нормой 0,35 мкм составили $\sigma_{o.c} \ll 3 \times 10^{-15}$ см²/бит; тиристорные эффекты отсутствовали. В тестовой структуре ОЗУ 16К×16 (КМОП 0,18 мкм) на ячейках типа DICE или НИТ при воздействии 1 ГэВ протонов в банке ячеек памяти типа DICE наблюдался эффект сбоев, вызванный сбориением заряда с трека частицы одновременно двумя чувствительными областями. Усредненное значение сечения одиночных сбоев для банка DICE составило $\sigma_{o.c} = 1,1 \times 10^{-14}$ см²/бит (при наибольшей чувствительности), банка НИТ - $\sigma_{o.c} = 3,7 \times 10^{-15}$ см²/бит; тиристорных эффектов не обнаружено. На рис. 10 приведены зависимости сечений одиночных сбоев от энергии частиц.

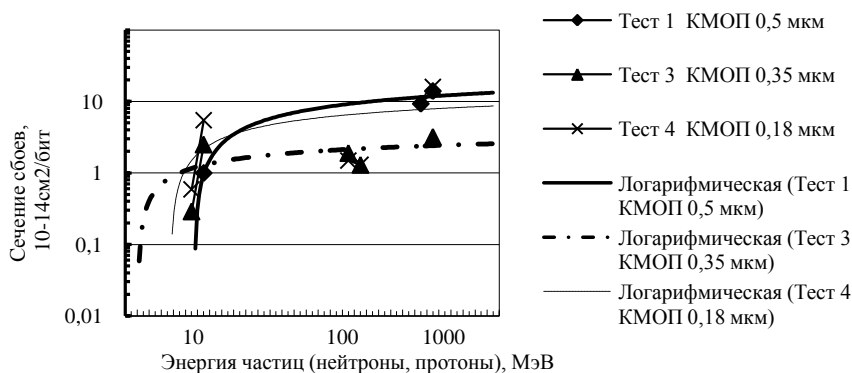


Рис. 10. Экспериментальные значения сечений одиночных сбоев в зависимости от энергии частиц для тестовых КМОП структур субмикронных ОЗУ, для аппроксимации использованы логарифмические зависимости

Впервые проведены экспериментальные исследования влияния экстремальных тепловых режимов эксплуатации на помехо- и сбоеустойчивость ячеек памяти КМОП ОЗУ по методике оценки минимального напряжения сохранения данных. Результаты исследований подтвердили результаты моделирования с погрешностью 15...20%, обусловленной наличием помех по шине питания при проведении экспериментальных исследований. Для субмикронных КМОП 6-транзисторных ячеек памяти, выполненных по проектной норме 0,35 мкм и 0,18 мкм, минимальные напряжения сохранения данных имеют значения в пределах 250...330 мВ в диапазоне температур от минус 50°С до +150°С. Минимальное напряжение сохранения данных для НТТ и DICE ячеек не превышает 250 мВ (КМОП 0,35 мкм) и 210 мВ (КМОП 0,18 мкм), что соответствует практически десятикратному запасу помехоустойчивости. Усредненное значение температурного коэффициента изменения напряжения сохранения для исследованных образцов составило 0,35 мВ/°С. Зависимости минимального допустимого напряжения сохранения данных ОЗУ и ячеек памяти в диапазоне температур приведены на рис. 11.

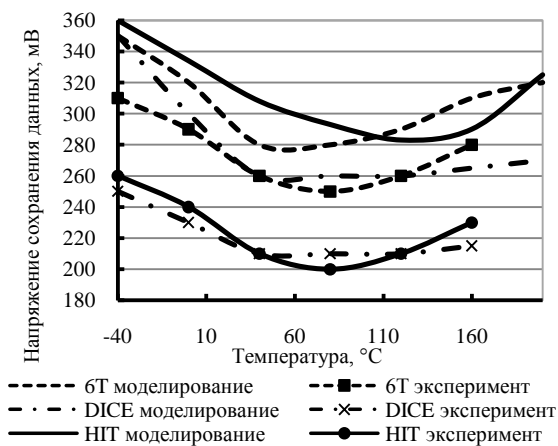


Рис. 11. Температурные зависимости минимального значения напряжения сохранения данных для ячеек памяти разных типов при проектной норме 0,35 мкм

Анализ карты сбоев в накопителе КМОП ОЗУ (см. рис. 12), полученной по предложенной методике оценки минимального напряжения сохранения данных, показал, что в тестовой структуре ОЗУ, выполненной по проектной норме 0,18 мкм, минимальное напряжение сохранения данных у ячеек памяти, расположенных на расстоянии не более 3,6 мкм от полос контактов к подложке и n-карману, на 30...60% меньше, чем у остальных ячеек. Таким образом, для повышения устойчивости к просадкам питания и к воздействию экстремальных тепловых режимов эксплуатации рекомендуется применение контактов к подложке и n-карману в накопителе не реже, чем через 3...4 мкм для проектной нормы 0,18 мкм.

Экспериментальные исследования тестовых структур субмикронных ОЗУ при тепловом воздействии с повышенной температурой +150°C показали отсутствие катастрофических отказов тестовых образцов субмикронных статических КМОП ОЗУ с проектными нормами 0,18 мкм и 0,35 мкм за интервал теплового воздействия при температуре +150°C длительностью 1 месяц. Изменения характеристик было незначительно. Сбои наблюдались лишь при напряжениях менее 270 мВ. При номинальном напряжении питания сбои отсутствовали.

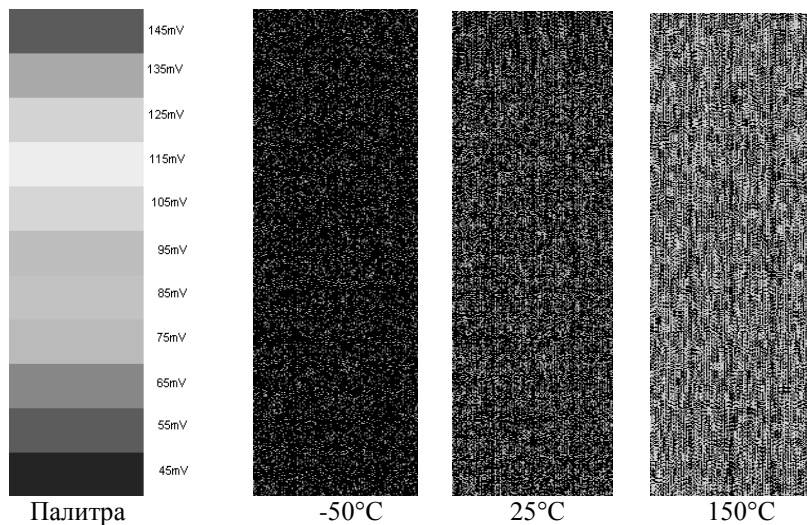


Рис. 12. Пространственное распределение сбоев в накопителе тестовой структуры КМОП ОЗУ 4К×16 с проектной нормой 0,18 мкм. Темные полосы – места расположения полос контактов к подложке и n-карманам

Заключение

Основной результат диссертации заключается в развитии методов проектирования субмикронных статических КМОП и КНИ ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц.

Основные теоретические результаты диссертации:

1. Метод повышения сбоеустойчивости КМОП ОЗУ, заключающийся в пространственном разнесении областей ячеек памяти, чувствительных к воздействию отдельных ядерных частиц, а также взаимном включении чувствительных областей в пространство смежных ячеек памяти.
2. Методика расчета КМОП ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц с обоснованием коэффициен-

тов затрат площади на схемотехнические и конструктивно-топологические методы защиты ОЗУ.

3. Методика оценки минимального напряжения сохранения данных в КМОП СБИС ОЗУ при воздействии экстремальных тепловых режимов.

Основной практический результат диссертации заключается в разработке методических средств проектирования КМОП статических ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц и создании библиотек КМОП и КНИ КМОП элементов с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц.

Частные практические результаты диссертации и их внедрение:

1. Результаты сравнительного анализа и экспериментальных исследований ячеек памяти с субмикронными проектными нормами позволили обосновывать применение ячеек памяти типа DICE для проектирования КМОП ОЗУ с повышенной сбоеустойчивостью к воздействию ОЯЧ.
2. Разработана библиотека базовых блоков КМОП ОЗУ с повышенной сбоеустойчивостью к воздействию отдельных ядерных частиц с проектной нормой 0,18 мкм на основе однопортовых и двухпортовых ячеек памяти типа DICE с пространственным разнесением чувствительных областей, контактами к подложке и n-карману и охранными кольцами в блоках управляющей логики. Данная библиотека использована в НИИ системных исследований РАН при разработке макетного образца КЭШ ОЗУ первого уровня перспективного микропроцессора.
3. Методика оценки минимального напряжения сохранения данных использована при экспериментальном исследовании воздействия экстремальных тепловых режимов эксплуатации на работоспособность макетных образцов тестовых структур КМОП ОЗУ с проектными нормами 0,35 мкм и 0,18 мкм в НИИ системных исследований РАН.
4. Разработана библиотека базовых элементов для проектирования ОЗУ с повышенной сбоеустойчивостью по КНИ КМОП технологии с проектной нормой 0,25 мкм на основе DICE ячеек памяти с разнесением чувствительных областей и управляющей логики с методами по подавлению дозовых эффектов. Данная библиотека использована в НИИ системных исследований РАН при проектировании макетного образца ОЗУ емкостью 2 Мбит с помехоустойчивым кодированием.

Список работ, опубликованных по теме диссертации

1. Черкасов И.Г. Исследование перспективных МОП структур // Научная сессия МИФИ-2005. Сб. научн. трудов. Конф. «Молодёжь и наука». – М.: МИФИ, 2005. – С.70-72.

2. Черкасов И.Г., Стенин В.Я. Моделирование кольцевого генератора на n-канальных КНИ МОП транзисторах // Электроника, микро- и наноэлектроника. Сб. научн. трудов. – М.: МИФИ, 2005. – С.40-44.
3. Черкасов И.Г., Петякшев Е.Н. Моделирование дозовых эффектов в N-канальных МОП транзисторах // Научная сессия МИФИ-2005. Сб. научн. трудов. – М.: МИФИ, 2005. – Т.1. – С.197-198.
4. Жарков И.А., Черкасов И.Г. Моделирование усилителя считывания для субмикронной СБИС // Электроника, микро- и наноэлектроника. Сб. научн. трудов. – М.: МИФИ, 2006. – С.65-68.
5. Черкасов И.Г. Моделирование влияния температурного режима на работу сбоеустойчивых ячеек СОЗУ // Научная сессия МИФИ-2007. Сб. научн. трудов. Конф. «Молодёжь и наука».– М.: МИФИ, 2007.–Т17.– С.73-74.
6. Стенин В.Я., Краснюк А.А., Черкасов И.Г., Москинов О.В., Асадуллина Н.Р. Тестовые структуры СБИС для исследований сбоеустойчивости // Научная сессия МИФИ-2007. Сб. научн. трудов. – М.: МИФИ, 2007.- Т1. – С.131-132.
7. Стенин В.Я., Краснюк А.А., Черкасов И.Г. Субмикронные КМОП ОЗУ для сравнительных исследований СБИС, выполненных по разным проектным нормам // Электроника, микро- и наноэлектроника. Сб. научн. трудов.- М:МИФИ, 2007. – С.42-48.
8. Стенин В.Я., Краснюк А.А., Черкасов И.Г. Субмикронные КМОП ОЗУ для исследований ячеек памяти с повышенной сбоеустойчивостью // Электроника, микро- и наноэлектроника. Сб. научн. трудов.- М:МИФИ, 2007. – С.49-58.
9. Стенин В.Я., Краснюк А.А., Черкасов И.Г. Моделирование температурных зависимостей характеристик субмикронных ячеек памяти с мерами по повышению сбоеустойчивости // Электроника, микро- и наноэлектроника. Сб. научн. трудов.- М:МИФИ, 2007. – С.42-48.
10. Черкасов И.Г. Анализ ячеек СОЗУ по статическим характеристикам // Научная сессия МИФИ-2008. Конф. «Молодёжь и наука». – М.: МИФИ, 2008. - Ч.2. – С.49-50.
11. Стенин В. Я., Черкасов И. Г.. Особенности проектирования субмикронных КМОП статических ОЗУ с повышенной сбоеустойчивостью к воздействию высокоэнергетических частиц // Микроэлектроника, 2010. - Т.39. - № 2. - С. 91-101.
12. Бетелин В. Б., Баранов С. В., Бобков С. Г., Краснюк А. А., Осипенко П. Н., Стенин В. Я., Черкасов И. Г., Чумаков А. И., Яненко А. В. Перспективы использования субмикронных КМОП СБИС в сбоеустойчивой аппаратуре, работающей под воздействием атмосферных нейтронов // Микроэлектроника, 2009. - Т.38. - № 1. - С. 48-52.

13. Краснюк А. А., Стенин В. Я., Черкасов И. Г., Яковлев А. В. Анализ работоспособности субмикронных КМОП СБИС ОЗУ при экстремальных тепловых режимах // Микроэлектроника, 2009.-Т.38.-№ 1.-С. 53-63
14. Черкасов И.Г. Методика характеристики заказных блоков КМОП ОЗУ с повышенной сбоеустойчивостью // Научная сессия МИФИ-2009. Конф. «Молодёжь и наука». – М.: МИФИ, 2009. - Ч.1.– С.132,133.
15. Ольчев С.И., Черкасов И.Г. Повышение сбоеустойчивости комбинационной логики КМОП СБИС к воздействию отдельных ядерных частиц // Научная сессия МИФИ-2009. Сб. научн. трудов Ядерная физика и энергетика. Том II. - М.: МИФИ, 2009. - Т.2.- С.123-126.
16. Стенин В. Я., Краснюк А. А., Черкасов И. Г. КМОП КЭШ ОЗУ с повышенной сбоеустойчивостью к одиночным сбоям // Научная сессия МИФИ-2009. Сб. научн. трудов.- М.: МИФИ, 2009. - Т.2. - С.104-107.
17. Стенин В.Я., Черкасов И.Г., Чумаков А.И., Яненко А.В. Исследование тестовых субмикронных КМОП статических ОЗУ на сбоеустойчивых ячейках памяти к эффектам воздействия протонов с энергией 1 ГЭВ // Радиационная стойкость электронных систем. - М.:МИФИ, 2009. - Вып. 12.– С.77,78.
18. Стенин В.Я., Черкасов И.Г. Анализ характеристик элементов субмикронных статических КМОП ОЗУ с повышенной сбоеустойчивостью // Электроника, микро- и наноэлектроника. Сб. научн. трудов. – М.: МИФИ, 2009. – С.16-31.
19. Копейкина А.В., Краснюк А.А., Черкасов И.Г. Сравнение характеристик субмикронных сбоеустойчивых ячеек памяти//Электроника, микро- и наноэлектроника. Сб. научн. трудов.– М.:МИФИ, 2008.– С.14-19.
20. Черкасов И. Г. Особенности проектирования топологии сбоеустойчивых КМОП ячеек памяти DICE с учётом воздействия высокоэнергетических частиц // Электроника, микро- и наноэлектроника. Сб. научн. трудов.- М:МИФИ, 2009. – С.32-36.
21. Черкасов И.Г. Исследования сбоеустойчивых СБИС ОЗУ к воздействию атмосферных нейтронов // 7-я Курчатовская молодежная научная школа. Аннотации докладов. - М.: РНЦ «Курчатовский институт», 2009. – С.160.
22. Черкасов И.Г. Анализ минимального напряжения сохранения данных (DRV) при проектировании и экспериментальных исследованиях СБИС ОЗУ // Научная сессия МИФИ-2010. Конф. «Молодёжь и наука». – М.: НИЯУ МИФИ, 2010. Ч.1.– С.132,133.
23. Стенин В.Я., Черкасов И.Г. Особенности проектирования ОЗУ с повышенной сбоеустойчивостью по технологии кремний на изоляторе // Научная сессия МИФИ-2010. Аннотации докладов. – М.: НИЯУ МИФИ, 2010. – Т.1. – С.272.