

На правах рукописи

Клюев Александр Дмитриевич

**МЕТОДЫ И СРЕДСТВА ОБРАБОТКИ СИГНАЛОВ
МНОГОКАНАЛЬНЫХ ДЕТЕКТОРОВ УСТРОЙСТВАМИ,
УПРАВЛЯЕМЫМИ ПОТОКОМ ДАННЫХ**

05.13.05 – «Элементы и устройства вычислительной
техники и систем управления»

Автореферат
диссертации на соискание ученой степени
кандидата технических наук

Автор:

Москва – 2010 г.

Диссертация выполнена в Национальном исследовательском
ядерном университете «МИФИ»

Научный руководитель:

кандидат технических наук, доцент
Аткин Эдуард Викторович

Официальные оппоненты:

доктор технических наук
Басиладзе Сергей Геннадьевич

кандидат технических наук
Осипенко Павел Николаевич

Ведущая организация:

Федеральное государственное учреждение Российский
научный центр «Курчатовский институт»

Защита диссертации состоится _____ 2010 г. в __ часов
00 минут на заседании диссертационного совета Д 212.130.02 в
Московском инженерно-физическом институте (государствен-
ном университете) по адресу 115409, г. Москва, Каширское шос-
се, 31, тел. (495) 323-91-67.

С диссертацией можно ознакомиться в библиотеке
НИЯУ МИФИ.

Автореферат разослан « » _____ 2010 г.

Ученый секретарь
диссертационного совета
д.т.н., профессор



П.К. Скоробогатов

ОБЩАЯ ХАРАКТЕРИСТИКА ДИССЕРТАЦИИ

Актуальность проблемы

Современная аппаратура физического эксперимента имеет тенденцию к значительному увеличению числа каналов получения информации с детекторов излучений. Учитывая случайный характер поступающих сигналов и значительный разброс их плотности в зависимости от местоположения определенных детекторов, возникает проблема концентрации и отбора сигналов. Классические параллельные способы организации считывающей электроники в данном случае оказываются неэффективными и даже неработоспособными, вследствие значительного увеличения потребляемой мощности. Также возникают сложности при монтаже подобной аппаратуры на физических установках вследствие ее чрезмерных массогабаритных показателей. Не менее актуальной остается проблема интеграции детекторов и считывающей электроники.

Решением данных научных задач в области отечественной считывающей электроники исторически занимались ведущие специалисты таких организаций как РНЦ «Курчатовский институт», ОИЯИ, НИИЯФ МГУ, НИИСИ РАН, ГНЦ ИФВЭ, ГНЦ ИТЭФ.

Снижение потребляемой мощности и массогабаритных показателей микроэлектронных приборов возможно достичь с помощью использования при проектировании структур, концентрирующих данные. Однако, помимо концентрации, необходимо также сохранить связь между данными, то есть поставить в соответствие данные, пришедшие с определенного детектора, с его адресом и временем их поступления. Такое упорядочивание данных называется дерандомизацией. Данный процесс является востребованным в приложениях современных физических экспериментов, учитывая тенденцию к значительному увеличению количества каналов считывания сигналов. Наиболее актуальной является задача дерандомизации за счет аппаратных мощностей считывающей аналоговой электроники, в данном случае речь идет о так называемой аналоговой дерандомизации. Наиболее прогрессивным решением является разработка смешанной аналого-цифровой многоканальной микросхемы с высокой степенью интеграции по современным субмикронным технологическим процессам. Важной научной задачей является создание методики проектирования микросхем со структурой, управляемой потоком данных. Данная методика нацелена на расширение области применения разработанных решений.

Разработка микросхем и печатных узлов со структурой, управляемой потоком данных, является сложной научно-технической проблемой, требующей новых методов моделирования и проектирования, оригинальных

схемотехнических и структурных решений, выполняемых по субмикронным технологическим процессам. Актуальность данного направления подтверждает отсутствие аналогичных отечественных разработок на фоне увеличения количества каналов считывания в современном физическом эксперименте.

Цель диссертации – разработка методов и средств обработки сигналов многоканальных детекторов устройствами, управляемыми потоком данных, позволяющих снизить потребляемую мощность и площадь, занимаемую данными устройствами на кристалле; создание методики проектирования микросхем со структурой, управляемой потоком данных.

Для достижения цели был использован комплексный подход, включающий решение следующих взаимосвязанных теоретических, экспериментальных, прикладных и расчетных задач с использованием высокопроизводительных ПЭВМ на базе ОС UNIX и современных мощных микроэлектронных САПР:

- выявление современных тенденций в проектировании устройств, концентрирующих данные, структурных решений и принципов обработки и упорядочивания сигналов, поступающих с детекторов;
- создание методики проектирования микросхем со структурой, управляемой потоком данных, с использованием современных мощных микроэлектронных САПР;
- создание специализированного маршрута проектирования микросхем, со структурой, управляемой потоком данных;
- разработка специализированных микросхем по современной субмикронной КМОП технологии;
- создание законченного тракта обработки сигналов на одном кристалле – повышение интеграции считывающей электроники;
- проведение тестирования микросхем и анализа их характеристик

На защиту выносятся следующие положения:

1. Методика расчета параметров блоков микросхемы с аналоговой дерандомизацией, позволяющая определить архитектурный параметр — фактор дерандомизации и связанные с ним параметры блоков, в зависимости от характера канальной загрузки.
2. Аналитические выражения, связывающие параметры блоков и структуры микросхемы с задаваемой вероятностью ошибки и загрузкой тракта считывания сигналов.
3. Структурные решения, примененные при проектировании микросхем, позволяющие в несколько раз снизить (в зависимости от фактора дерандомизации) потребляемую мощность и площадь, занимаемую на кристалле.

4. Результаты тестирования опытных микросхем, подтверждающие целесообразность и эффективность использования примененных при проектировании решений.

Научная новизна диссертации:

1. Созданная методика расчета параметров блоков и структуры микросхемы с аналоговой дерандомизацией, позволяет проектировать микросхемы данного класса, отсутствующие в данный момент в отечественной микроэлектронной базе. В мировой практике при наличии отдельных микросхем с использованием аналоговой дерандомизации отсутствует методика их проектирования.
2. Разработанный структурный способ уменьшения числа каналов обработки данных в области многоканальных систем считывания сигналов микрополосковых детекторов, основанный на принципах дерандомизации входных данных не применялся ранее для увеличения степени интеграции микросхем.
3. Впервые для микросхем со структурой, управляемой потоком данных, приведены выражения, связывающие параметры блоков и структуры микросхемы с задаваемой вероятностью ошибки и нагрузкой тракта считывания сигналов.

Практическая значимость результатов диссертации.

Работа по теме диссертации проводилась в сотрудничестве с германским физическим центром исследования тяжелых ионов GSI. Результаты работы имеют непосредственную практическую ценность для проектируемого в данном центре международного эксперимента CBM, одним из основных официальных соисполнителей которого является НИЯУ «МИФИ». Так же результаты работы имеют возможность широкого применения в отечественной технике физического эксперимента вследствие востребованности современной считывающей микроэлектроники и отсутствия отечественных аналогов. В рамках работ по диссертации:

1. Разработан специализированный маршрут проектирования, учитывающий особенности создания смешанных аналого-цифровых микросхем со структурой, управляемой потоком данных.
2. По предложенной методике разработаны и изготовлены специализированные многоканальные микросхемы для считывания сигналов микрополосковых кремниевых детекторов нового международного асинхронного эксперимента CBM, проектируемого на установке FAIR (GSI, г. Дармштадт, Германия).

3. Проведено исследование быстродействия базовых логических элементов ряда доступных технологических КМОП процессов, позволяющее обосновать выбор технологии для разработки микросхемы.
4. Разработано тестовое окружение для лабораторного исследования микросхем со структурой, управляемой потоком данных, обеспечивающее моделирование полного спектра входных воздействий.
5. Разработанный маршрут проектирования апробирован при создании 32-канальной специализированной микросхемы считывания сигналов микрополосковых детекторов для эксперимента «Нуклон» агентства «Роскосмос». Получено свидетельство о регистрации топологии № 2010630036.
6. В рамках работы по диссертации произведена модернизация инфраструктуры лаборатории микроэлектронных САПР и лабораторных работ специальности 140306 «Электроника и автоматика физических установок» по курсу «Теоретические основы специальности»

Апробация работы

Основные положения диссертации докладывались и обсуждались на научно-технических конференциях и семинарах:

- Symposium on the Physics of High Baryon Density. Strasbourg, 2006
- CBM collaboration meeting, GSI, Darmstadt, 28 Feb - 2 March 2007
- Symposium and 10th CBM Collaboration Meeting FZD Rossendorf, Dresden, September 2007
- Symposium on Nuclear Electronics and Computing, Varna 2007, 2009
- IEEE East-West Design & Test Symposium 2009, 2010. Russia
- 7-я Курчатовская молодежная научная школа, 2009
- Российская научно-техническая конференция "Электроника, микро- и нанoeлектроника", 2007 - 2010 г.г.
- Научные сессии МИФИ 2007 - 2010

Публикации

Печатные публикации автора по тематике диссертации с 2005 по 2010 гг. насчитывают 18 наименований, среди которых 4 опубликовано без соавторов и 3 опубликованы в издании из списка ВАК.

Объем и структура диссертации

Диссертация состоит из введения, четырех глав, заключения и списка литературы. Общий объем диссертации 154 страницы, включая 94 рисунка и 8 таблиц. Список литературы включает 90 наименований.

СОДЕРЖАНИЕ ДИССЕРТАЦИИ

Во введении обоснована актуальность темы, определена цель диссертации. Приведена постановка задачи и сформулированы основные положения, выносимые на защиту. Изложены научная новизна и практическая ценность диссертации.

В первой главе (*Современные тенденции развития считывающей микроэлектроники физического эксперимента, методов, средств снижения потребляемой мощности и площади кристалла*) проведен анализ основных тенденций современного физического эксперимента на фоне развития микроэлектронной техники. Значительное снижение проектных норм в микроэлектронике позволяет существенно повысить степень интеграции специализированных микросхем, предназначенных для считывания сигналов детекторов в крупных экспериментальных установках. Кроме того, некоторые современные эксперименты (например, СВМ) проектируются асинхронными, что усложняет применение традиционной синхронизированной с установкой обработки сигналов детекторов.

Составлен обзор основных типов структур, концентрирующих данные. Проведено сравнение и выделены их особенности и недостатки. Среди прочих выделен класс структур, управляемых потоком данных. Для того чтобы анализировать информацию, поступающую с таких детекторов, необходима соответствующая считывающая электроника. Наиболее гибкий метод анализа заключается в оцифровывании сигнала, прошедшего через тракт, включающий в себя малозумящий (как правило, зарядочувствительный) усилитель, усилитель-формирователь, пиковый детектор или время-амплитудный преобразователь. Воспроизводство подобного тракта для каждого канала получения данных сопряжено с рядом проблем для больших мультисканальных систем, среди них: чрезмерная потребляемая мощность тракта обработки сигнала и площадь, занимаемая данным трактом на кристалле. Данные проблемы влекут за собой ухудшение массогабаритных и мощностных характеристик считывающей электроники параллельно со снижением степени интеграции. Так же определенной проблемой является большое количество линий вывода информации с физической установки, как с технологической так и с финансовой точки зрения.

Другим системам необходимо концентрировать данные в аналоговом виде перед последующим аналого-цифровым преобразованием. Известными решениями являются устройства выборки-хранения и схемы с аналоговой памятью на переключаемых конденсаторах. Первые устройства хорошо себя рекомендовали в случае с периодическими сигналами, поскольку в таком случае возможно организовать синхронизацию момента выборки с максимумом сигнала. Однако, существуют случаи в которых устройства выборки-хранения являются не лучшим решением. Например, для детектора, работающего в

рентгеновском диапазоне, как правило, не удается подобрать соответствующей синхронизации. Кроме того, в данной структуре импульсы последовательно через мультиплексор подаются на аналого-цифровой преобразователь. При этом, в течение времени преобразования система не способна обработать новые поступившие импульсы. Устройства с использованием аналоговой памяти на переключаемых конденсаторах обладают аналогичными недостатками, за исключением того, что в них отсутствует «мертвое время» по причине наличия дополнительных буферных ячеек, построенных на конденсаторах, и комплексного управления. Однако, при использовании буферизации посредством аналоговой памяти исключается возможность получать сигнал в режиме реального времени.

Поскольку система является многоканальной, а взаимодействие частного детектора с пучком частиц случайным событием, то импульсы будут поступать хаотично. Соответственно, встает проблема их упорядочивания (дерандомизации) для дальнейшей обработки. Существует несколько способов реализации данного рода структур. Наиболее простым является включение в каждый канал пикового детектора и дальнейшее объединение каналов с помощью аналогового мультиплексора (Рис. 1, а). В данном случае при большой загруженности какого-нибудь из каналов пиковый детектор не сможет обрабатывать все импульсы, и часть информации будет теряться, а при большой общей загрузке в каналах начнут теряться данные на аналоговом мультиплексоре. Решением этой проблемы является другая структура, представленная на рис. 1, б. Принципиальным отличием от предыдущего варианта является наличие множества пиковых детекторов в одном канале. К достоинствам следует отнести частичное решение проблемы «мертвого времени» за счет вышеупомянутого множества пиковых детекторов. В свою очередь, большое количество пиковых детекторов увеличивает потребляемую мощность и площадь, занимаемую на кристалле. Данная система является буферизированной и не обеспечивает работу в режиме реального времени. Наиболее передовым решением на данный момент времени является использование матрицы аналоговых ключей в совокупности с логическим арбитражем (рис. 1, в). Структура разделяется на входной тракт, матрицу аналоговых ключей с логическим арбитражем и выходной тракт (тракт обработки сигналов). Если одновременная загрузка всех каналов далека от полной, возможно разделить аналоговый тракт на две части: считывание и обработку. И уменьшить количество каналов обработки по сравнению с количеством каналов считывания, сохранив все функции исходного тракта. Тем не менее, количество каналов обработки должно быть достаточным для того, чтобы обработать с заданной вероятностью ошибки все входные каналы при заданной максимальной загрузке. В результате получается небуферизованная система, способная обрабатывать в реальном времени определенный поток. При этом снижаются потребляемая мощность и необходимая площадь на кристалле для реализации устройства.

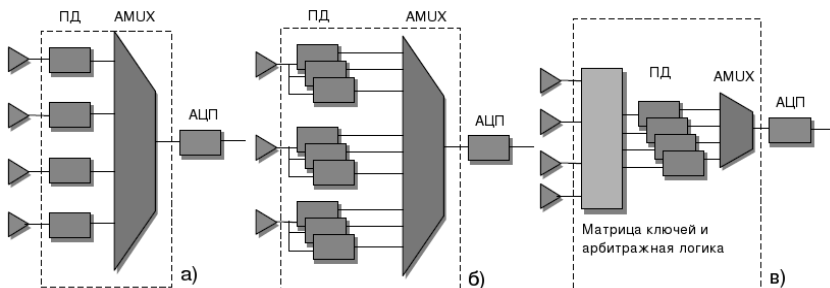


Рис. 1. Структуры, упорядочивающие данные

Проведен анализ существующих на данный момент структур сбора асинхронных данных, реализованных в микроэлектронном исполнении. Микросхема FSSR2 (для считывания данных с пиксельных детекторов эксперимента BTeV) осуществляет считывание 128-ми каналов кремниевых детекторов, формирование сигнала, преобразование его в цифровой вид и упорядочивание по времени и адресу входного сигнала. Функция дерандомизации в данной микросхеме реализована в цифровом виде. К недостаткам с точки зрения данной работы стоит отнести отсутствие возможности уменьшения количества блоков микросхемы вследствие законченности канала считывания, а также синхронное считывание данных с микросхемы, что исключает возможность получения данных в режиме реального времени.

Микросхема N-XYTER (для считывания сигналов нейтронных детекторов проекта DETNI) использует эффективный метод дерандомизации с помощью применения принципа маркерного кольца, позволяющего реализовать асинхронное считывание, обрабатывая только каналы содержащие данные. Однако, данные каналы также содержат аналоговую память и являются буферизованными. Данная микросхема также не позволяет уменьшить количество ее блоков и рассчитана на применение внешних каналов дальнейшей обработки сигнала.

Микросхема PDD2 (для считывания сигналов CdZnTe-детектора источника синхротронного излучения научного центра BNL) использует наиболее прогрессивную архитектуру, управляемую потоком данных. Аналоговая дерандомизация осуществляется с помощью матрицы ключей и блока логического арбитража, благодаря чему уменьшается количество блоков обработки данных в 4 раза. Недостатки данной микросхемы заключаются в низкой степени интеграции – отсутствии тракта считывания сигналов. Микросхема выполняет функции дерандомизации и вторичной обработки сигналов, выходом являются аналоговые данные. Данная микросхема не обеспечивает выдачу данных в масштабе реального времени, так как является буферизованной. Стоит отметить на порядок большую, по сравнению с остальными проанализированными микросхемами, потребляемую мощность тракта считывания и

обработки сигнала, построенного на основе данного решения вследствие низкой степени интеграции.

В табл. 1 приведены основные с точки зрения данной работы характеристики проанализированных микросхем.

Табл. 1. Основные параметры рассмотренных и проектируемых микросхем

Наименование	FSSR2	N-XYTER	Derandomizer 128/4	PDD2
Количество каналов считывания	128	128	128/4	32
Количество блоков в канале	4	5	6/3	4
Потребляемая мощность мВт/канал	<4	10,4	2/~1,5-3	2/25 (для всего тракта)
Технология изготовления	TSMC 0,25 мкм.	AMS 0,35 мкм. SiGe	UMC 0,18 мкм.	0,35 мкм. DP-4M

Проведенный анализ текущего состояния данной области считывающей микроэлектроники позволяет сформулировать задачи, решение которых позволит улучшить ее массогабаритные и мощностные характеристики:

1. Задача повышения степени интеграции. Заключается в разработке микросхемы, содержащей все блоки обработки сигнала на одном кристалле;
2. Задача снижения потребляемой мощности. Заключается в разработке архитектуры, содержащей меньшее количество блоков, по сравнению с параллельной, при сохранении функций считывания и обработки сигнала;
3. Задача выдачи обработанной информации в режиме реального времени. Заключается в разработке принципов проектирования микросхем, рассчитанных на определенную плотность потока данных без применения буферизации;
4. Задача создания методики расчета характеристик взаимодействующих блоков при проектировании микросхем с архитектурой, управляемой потоком данных;
5. Задача разработки специализированного маршрута проектирования микросхем данного класса для расширения области применения вышеупомянутой методики;

Во второй главе (*Апробация структурного решения с разделением электронного тракта в интегральном исполнении*) проведено исследование быстродействия доступных технологий производства микросхем. Вследствие

того, что разработка микросхем, как и работа по диссертации, велась в рамках международного эксперимента CBM на установке FAIR центра исследования тяжелых ионов (GSI, Дармштадт, Германия), технологический процесс был выбран единым для всех членов коллаборации – КМОП 0,18 мкм компании UMC (Тайвань). Выбор основан на нескольких факторах: отработанностью технологии, стоимости изготовления, и времени до окончания использования данной технологии. Однако, при наличии большей свободы в выборе технологий, возможно провести их сравнение по быстродействию базовых логических элементов для определения целесообразности использования определенного технологического процесса. Данное исследование проведено для выбранного и для других доступных технологических процессов КМОП 0,35 мкм компании AMIS, Бельгия и КМОП 0,18 и 0,13 мкм компании UMC, Тайвань.

Использование данных технологий возможно благодаря членству НИЯУ «МИФИ» в европейской организации Europractice (www.europractice.com), осуществляющей поддержку научной и инженерной деятельности. Результаты моделирования базовых логических элементов сравнены с доступной наиболее современной отечественной технологией. Осуществлено моделирование простого и в тоже время быстрого узла для различных технологических процессов. В качестве такого узла был выбран инвертор, состоящий из двух транзисторов. В качестве нагрузки инвертора использовано четыре, параллельно соединенных, аналогичных инвертора. Помимо инверторов также исследованы базисные элементы И-НЕ и ИЛИ-НЕ. Результаты схемотехнического моделирования приведены в табл. 2.1 диссертации. Они позволяют оценить разницу в быстродействии цифровых цепей при использовании различных доступных технологий изготовления.

На основе проведенного анализа структур, концентрирующих данные, принято решение синтезировать структуру с применением матрицы аналоговых ключей и блока логического управления и апробировать данное решение в микроэлектронном исполнении по выбранной технологии. При разработке структуры опытной микросхемы за основу взяты варианты, представленные на рис. 2. Достоинством первой архитектуры является более простая структура блока логического управления. Однако, архитектура с несколькими устройствами хранения, распределяемыми между каналами, выбрана вследствие ее потенциала к уменьшению количества блоков микросхемы, что способствует решению задачи снижения потребляемой мощности и площади на кристалле.

Для отработки принципов коммутации в микросхему заложены только блоки компараторов, пиковых детекторов (в качестве аналоговых устройств хранения), несимметричной матрицы ключей и управляющей арбитражной логики. Количество входных каналов $M = 4$, каналов обработки $N = 2$. Помимо разделения задач, данный подход позволяет также минимизировать затраты, связанные с изготовлением тестового кристалла, вследствие

уменьшения требуемой площади для микросхемы. Структура микросхемы приведена на рис. 3.21 диссертации.

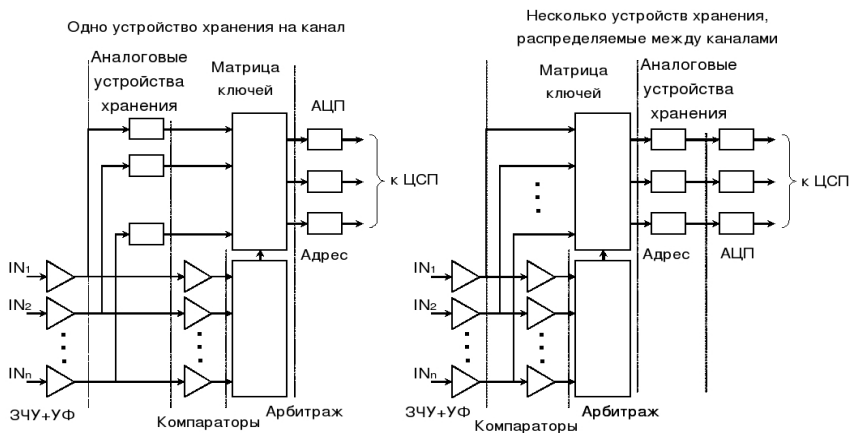


Рис. 2. Структуры, управляемые потоком данных

Типовая временная диаграмма работы аналогового дерандомайзера при максимальной загрузке представлена на рис. 3. X_0 , X_4 – входные сигналы; Y_0 , Y_1 – выходы матрицы аналоговых ключей. Для определения импульсов на выходе, входные импульсы отличаются амплитудой. Результат получен при помощи моделирования схемы на транзисторном уровне.

Третья глава (Лабораторное исследование изготовленных микросхем, анализ результатов и методика проектирования микросхем со структурой, управляемой потоком данных) посвящена анализу и тестированию разработанных архитектурных решений в интегральном исполнении, а также созданию методики проектирования считывающих микросхем с архитектурой, управляемой потоком данных. Приведена стратегия тестирования микросхем со структурой, управляемой потоком данных, основное внимание уделено разделению процесса тестирования на несколько параллельных задач, с учетом специфики объектов исследования каждой задачи. Описаны предметы и цели тестовых измерений.

В результате тестирования установлено, что основными проблемами являются: заметное искажение формы сигналов на матрице аналоговых ключей и возникновение сбоев функционирования арбитражной логики при одновременно возникающих импульсах (рис. 4). Первая проблема имеет как минимум несколько известных способов решения и выходит за рамки данной работы. Анализ и решение второй проблемы рассмотрены далее.

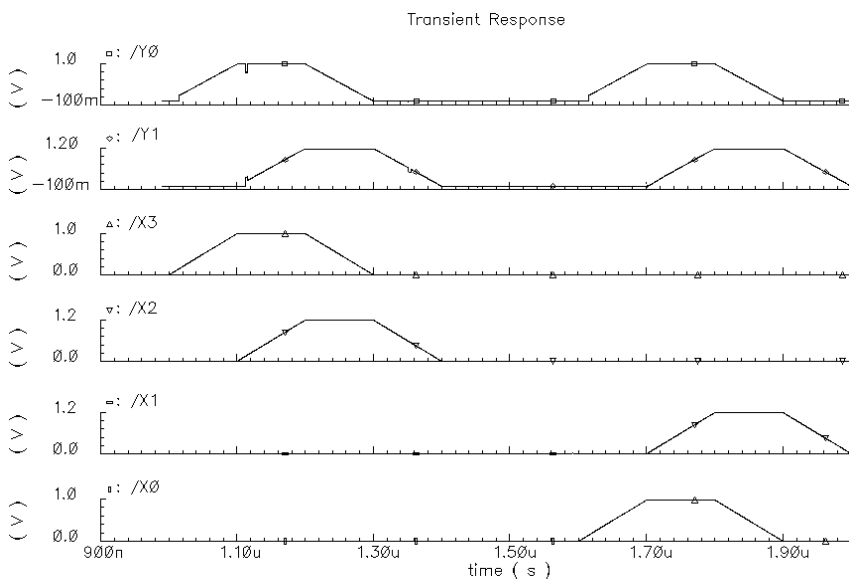


Рис. 3. Типовая временная диаграмма работы аналогового дерандомайзера

С точки зрения временных диаграмм входные потоки данных следует разделять на два типа. В первом случае наиболее вероятным событием является *неодновременное* появление импульсов в разных каналах. Импульсы распределены равномерно или же более сложным образом относительно адреса каналов считывания. Этот вариант изображен на рис. 5, А. Данный тип входных воздействий является набором случайных сигналов во времени и, возможно, пространстве (если не известен закон распределения или некая эмпирическая зависимость). Однако для физического эксперимента более характерен второй (рис. 5, В) тип входных воздействий. Его особенность и основное отличие от первого типа заключается в возникновении большого количества, по отношению к общему числу каналов, *одновременных* сигналов. Такой тип входных данных соответствует моменту взаимодействия пучка частиц с мишенью (или другим пучком) в физическом эксперименте. Множественные частицы в результате взаимодействия долетают до детекторной системы практически одновременно, в сравнении с временным разрешением считывающей электроники.

Как показано выше, прототип успешно справляется с входными взаимодействиями типа А, однако некорректно обрабатывает множественные одновременные импульсы (В). Для успешного считывания сигналов с многоканальных микрополосковых детекторов надо доработать блок арбитража таким образом чтобы он вместе с матрицей аналоговых ключей адекватно коммутировал одновременные сигналы, но прежде надо привести основные осо-

бенности СИМС, ее специфические расчетные характеристики и возможные источники ошибок и потери информации. Блок арбитража, рассчитанный на входные воздействия типа В, будет также адекватно обрабатывать и воздействия типа А.

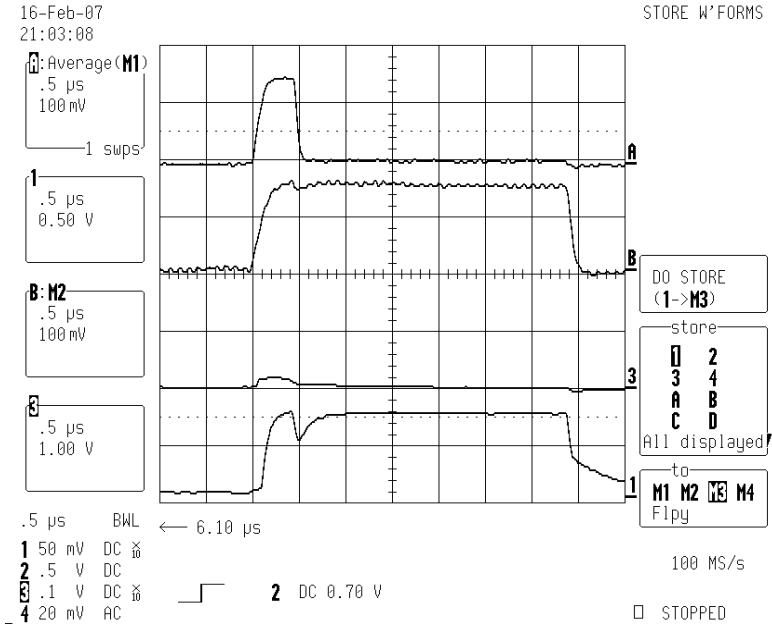


Рис. 4. Сбой арбитражной логики дерандомайзера при одновременно возникающих импульсах; А, В – входы; 1, 3 – выходы

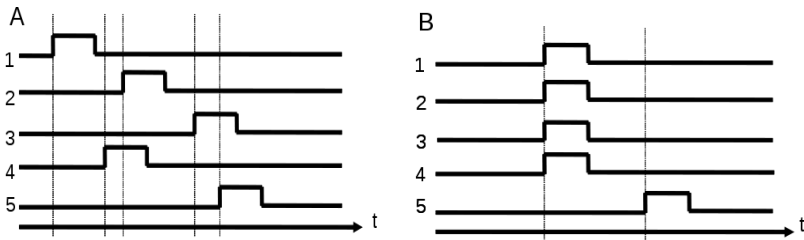


Рис. 5. Режимы работы асинхронных систем

Прежде всего необходимо отметить основные особенности СИМС:

- Система небуферизированная;
- Система содержит количество каналов обработки данных меньше количества каналов считывания данных.

В соответствии с приведенными особенностями, максимальной нагрузкой является одновременное поступление N сигналов, равного количеству каналов обработки данных. Таким образом необходимо решить две задачи:

- Выбрать необходимый фактор дерандомизации для обеспечения заданной вероятности ошибок при N каналах обработки данных;
- Обеспечить коммутацию N каналов при максимальной загрузке за время, не превышающее время нарастания сигнала.

Решение данных задач приведено на примере разработки СИМС для кремниевой трековой системы эксперимента СВМ (исходные данные представлены в диссертации, таблица 3.1) на установке FAIR (г. Дармштадт, Германия), однако методика проектирования подобных СИМС является универсальной, так как позволяет спроектировать систему для аналогичного эксперимента, с использованием кремниевых детекторов, с учетом его особенностей (характера распределения импульсов, их средней загрузки, требований к обработке информации).

Фактор дерандомизации $D = M / N$, где M – число каналов считывания данных, N – число каналов обработки данных. Число каналов считывания, как правило, ограничивается размерами СИМС и принимается для удобства четным, однако это не является обязательным требованием. В СИМС для кремниевых детекторов (STS) эксперимента СВМ решено использовать 128 считывающих каналов на одну микросхему.

Для определения числа каналов обработки данных надо учесть такие характеристики как число каналов в системе, частоту событий и количество ударов за одно событие. В вышеприведенной таблице исходя из этих данных посчитана максимальная средняя частота ударов на канал. Удар соответствует одиночному импульсу.

Как правило, форма импульса, поступающего на матрицу ключей, известна, а зачастую и просто формируется на усилителе-формирователе, как в случае с СИМС для эксперимента СВМ. Для подсчета или оценки распределения вероятностей потери сигнала в зависимости от количества каналов обработки данных и постоянной времени усилителя-формирователя используется бинарная абстракция – есть сигнал/нет сигнала, и какой он длительно-сти. Для кремниевой трековой системы эксперимента СВМ максимальная средняя частота ударов на канал $f = 150$ кГц, соответственно промежуток времени в течение которого точно будет один импульс $T = 1/f$. Частота событий в системе $F = 10$ МГц, таким образом максимальную длительность импульса, поступающего на вход СИМС можно принять $t_{вх} = 1/F$. Длительность импульса, поступающего на матрицу ключей, за счет наличия в тракте усилителя-

формирователя определяется $t_{yf} = t_{bx} \times k_{yf}$, где k_{yf} - коэффициент усилителя-формирователя. С другой стороны, в данном случае, известна форма импульса, которая делится в соотношении 1:2 как $t_{фр}:t_{спад}$ при $t_{yf} = t_{фр} + t_{спад} = 3 \times t_{фр}$. Для систем с одним полюсом вполне достаточно оценить $t_{фр} \sim 2,2 \times t_{yf}$, следовательно $t_{yf} = 6,6 \times t_{фр}$. Таким образом для данного случая $k_{yf} = (6,6 \times t_{фр}) / t_{bx} = 6,6 \times t_{фр} \times F$.

С точки зрения геометрической вероятности (Рис. 6), вероятность попадания импульса длительностью t_{bx} в один из промежутков t_{bx} из всего множества T будет равна $P_0 = t_{bx}/T = (1/F)/(1/f) = f/F$ для каждого канала.

Учитывая что появление импульса в канале процесс независимый, используется формулой Бернулли (1), описывающей вероятность $P(M,N,P_0)$ возникновения N событий в цикле из M испытаний, при одинаковой в каждом испытании вероятности события P_0 . В данном случае берется временной срез длительности t_{bx} , $m = 128$ каналов – количество испытаний, вероятность попадания сигнала в данный срез в каждом канале $p_0 = f/F$. Таким образом получается искомое распределение плотности вероятности, называемое биномиальным.

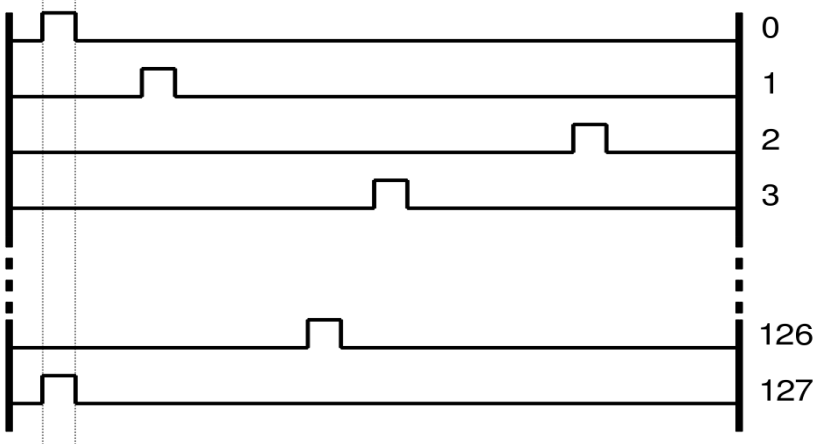


Рис. 6. Упрощенный входной поток СИМС, 128 каналов считывания

$$P(n) = C_m^n \times p_0^n \times (1 - p_0)^{m-n} = \frac{m!}{n! \times (m-n)!} \times p_0^n \times (1 - p_0)^{m-n} \quad (1)$$

Расчет вероятности одновременно поступающих импульсов в зависимости от количества каналов обработки $P(n)$ не представляет сложности при наличии математического программного обеспечения (например, MathWorks Matlab или GNU Octave – аналог Matlab с открытым кодом), однако при большом количестве испытаний m ($m \geq 14$) целесообразно

пользоваться распределением Пуассона (2), в котором коэффициент $\lambda = m \times P_0$.

$$P(n) = \frac{\lambda^n \times e^{-\lambda}}{n!} \quad (2)$$

Возвращаясь к вопросу проектирования СИМС, необходимо определить требуемый фактор дерандомизации D. При проектировании данных структур в качестве входного параметра используется вероятность ошибки – в данном случае вероятность потери сигнала, вследствие загруженности всех каналов обработки данных. Зададим данную вероятность как P_ε . Таким образом система должна удовлетворять требованию (3). Особый интерес представляет зависимость $P(n, f)$ (4), поскольку позволяет оценить необходимое количество каналов обработки данных при различных входных нагрузках системы, выраженных, в данном случае, в максимальных средних частотах возникновения импульсов в каналах при постоянной частоте событий. Результат данного анализа представлен на рис. 7 в виде двумерного дискретного графика.

$$\sum_{i=0}^N P(n) = 1 - P_\varepsilon \quad (3)$$

$$P(n, f) = \frac{m!}{n! \times (m-n)!} \times \left(\frac{f}{F}\right)^m \times \left(1 - \frac{f}{F}\right)^{m-n} \quad (4)$$

Требуемое количество каналов обработки данных зависит не только от максимальной средней частоты импульсов в каналах считывания, а также и от характеристик самих каналов. В данном случае речь идет об изменении длительности сигнала за счет использования в канале усилителя-формирователя. При увеличении длительности сигнала вероятность его попадания в промежуток $t = 1/F$ будет увеличиваться, и, строго говоря, будет иметь разные значения для промежутков ближе к концам отрезка $T = 1/f$. Требуется подсчитать данную вероятность, но перед этим надо вспомнить введенный выше коэффициент k_{yf} . Поскольку данный коэффициент вполне может быть дробным, разумно использовать округление в сторону увеличения. Физический смысл заключается в выражении во сколько раз становится импульс после усилителя-формирователя длиннее импульса, поступившего на вход СИМС с соответствующей длительностью $t = 1/F$. Округление k_{yf} в большую сторону до ближайшего целого значения не уменьшает вероятности попадания импульса в промежуток t и облегчает подсчет вероятностей.

Иллюстрация на рис. 8. представляет возможное расположение импульсов в одном канале и соответствующие вероятности для каждого промежутка $t = 1/F$. Обозначим некоторую единичную вероятность P_0 ,

встречающуюся по краям промежутка $T = 1/f$. Очевидно, в середине промежутка импульс попадает в длительность t с вероятностью $P_{\max} = k_{\text{уф}} \times P_0$. Учитывая что вероятность появления импульса на промежутке $T = 1/f$ равна 1, просуммируем все вероятности промежутков $t = 1/F$. Для этого складываются все краевые, не максимальные, вероятности по 2 раза (с двух концов промежутка) и максимальные, умноженные на их число, равное разности общего количества промежутков t и количества промежутков с не максимальными вероятностями.

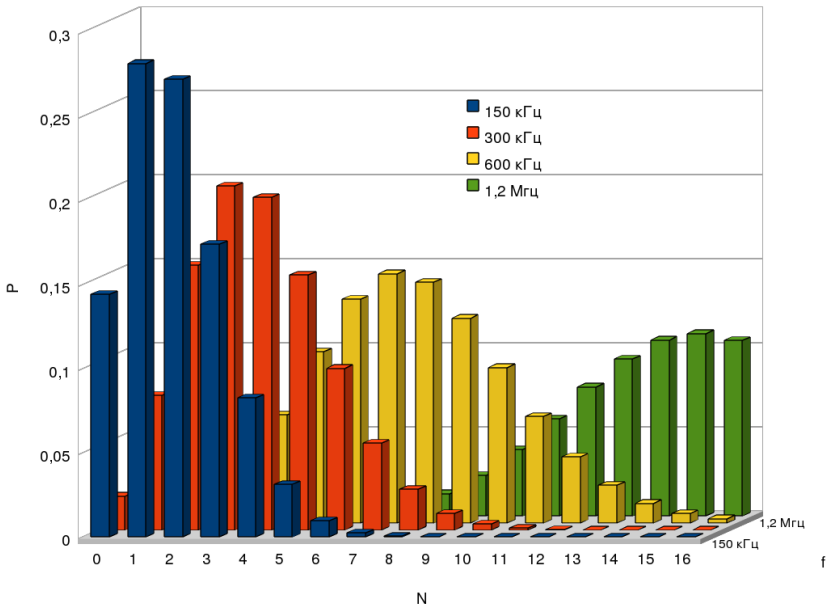


Рис. 7. Двухмерный дискретный график распределения вероятности $P(n, f)$ одновременных сигналов при $m = 128$ считывающих каналов и частоте событий $F = 10$ МГц

В общем виде уравнение имеет вид (5). Решением его относительно $P_{\max} = k_{\text{уф}} \times P_0$ будет выражение (6), представляющее зависимость $P_{\max}(k_{\text{уф}})$. Теперь данная вероятность используется в формуле Бернулли (1) вместо P_0 .

Соответствующее распределение приведено в диссертации на рис. 3.28. Таким образом в результате исследования можно сделать выводы относительно величин влияющих на загрузку системы и требуемого фактора дерандомизации. Значительно сильнее влияет на фактор дерандомизации максимальная средняя частота событий в канале на входе СИМС, в отличие от выбора постоянной времени усилителя-формирователя, однако при

проектировании следует учитывать оба эффекта и выбрать соответствующий фактор дерандомизации.

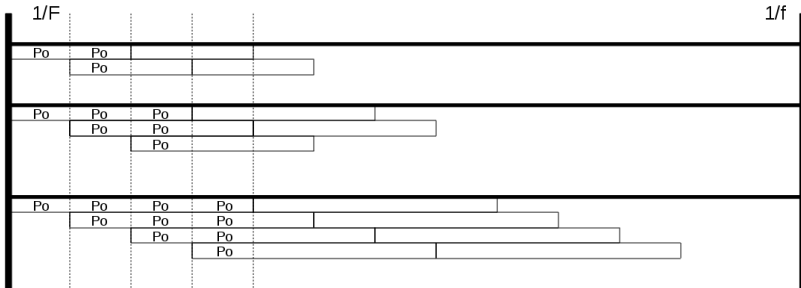


Рис. 8. Возможное расположение импульсов в одном канале

$$\sum_{i=1}^k 2 \times (k - i) \times P_D + k \times P_D \left(\frac{F}{f} - 2 \times (k - 1) \right) = 1 \quad (5)$$

$$P_{max} = k \times P_D = 1 / \left(\sum_{i=1}^k 2 \times \left(1 - \frac{i}{k} \right) + \left(\frac{F}{f} - 2 \times (k - 1) \right) \right) \quad (6)$$

Определившись с количествами каналов считывания и обработки данных, необходимо учесть еще одно обстоятельство: при одновременном поступлении максимального количества N импульсов все они должны быть перекоммутированы за время, не превышающее время нарастания, во избежание искажения амплитудной информации. Учитывая что каждый акт коммутации происходит за 1 такт внешнего синхросигнала, необходимо чтобы время, требуемое на коммутацию всех N сигналов, не превышало $t_{фр} \sim 2,2 \times t_{yf}$. Очевидно, это время $t_{ком} = N \times T_{clk} = N/F_{clk}$. Таким образом устанавливается зависимость требуемой тактовой частоты от количества каналов и постоянной времени усилителя-формирователя $F_{clk}(N, t_{yf}) = N / (2,2 \times t_{yf})$. На рис. 9 первым сверху изображен сигнал, поступающий на вход дерандомайзера, далее следует сигнал компаратора, являющийся входным для блока арбитражной логики. Снизу изображены цифровые сигналы управления аналоговыми ключами, задающие координату канала обработки данных. Координата канала считывания данных определяется после срабатывания компаратора по адресу данного канала.

Таким образом, предложена методика проектирования структур, управляемых потоком данных, с заданными вероятностями ошибки и характеристиками импульса. Она позволяет установить взаимосвязь между основными параметрами системы, такими как число каналов обработки данных, постоянная времени усилителя-формирователя, тактовая частота и вероятность потери сигнала. Данная методика применена при

проектировании микросхемы для кремниевых микрополосковых детекторов эксперимента СВМ на установке FAIR.

В четвертой главе (Разработка считывающей микросхемы для микрополосковых детекторов со структурой, управляемой потоком данных, и специализированного маршрута проектирования) на основании проведенного лабораторного исследования первой микросхемы аналогового дерандомайзера и разработки методики проектирования считывающих микросхем с архитектурой, управляемой потоком данных продолжена работа по созданию микросхем для считывания многоканальных микрополосковых детекторов физического эксперимента. За основу для расчета характеристик архитектуры и блоков микросхемы взяты данные эксперимента СВМ на установке FAIR.

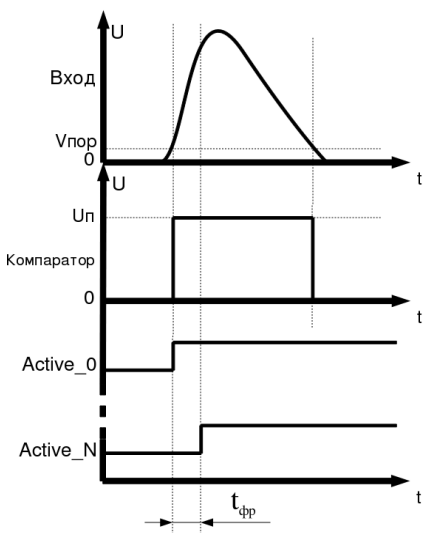


Рис. 9. Временная диаграмма коммутации максимального количества N входных сигналов

Решена задача повышения степени интеграции считывающей микроэлектроники, заложен законченный тракт обработки аналоговых сигналов с архитектурой, управляемой потоком данных. Структурная схема представлена на рис. 4.1 диссертации, а эскиз топологии на рис. 10, общий размер кристалла составляет $3240 \times 1525 \text{ мкм}^2$.

В отличие от первого варианта, в данном случае канал считывания данных содержит все необходимые аналоговые узлы. Это зарядочувствительный усилитель, усилитель-формирователь и компаратор.

Канал обработки данных состоит из доработанного, по сравнению с предыдущей версией микросхемы, пикового детектора. Предполагается, что в канале обработки также будет применен АЦП, вследствие чего он также был заложен в микросхему. Вследствие ограничений по площади кристалла, АЦП заложен в единичном экземпляре, что, однако, позволяет при тестировании использовать его, коммутируя с различными каналами обработки данных. Количество считывающих каналов $M = 24$, количество каналов обработки $N = 16$. Фактор дерандомизации $D = 8$ достигается благодаря реализации блока аналоговых ключей и логического арбитража для количества входных каналов $M = 128$. Заложить в микросхему 128 каналов считывания не является возможным в связи ограничениями площади кристалла для прототипных запусков и, в принципе, является избыточным при прототипировании. Однако данное решение позволяет исследовать работу дерандомайзера в предполагаемом диапазоне D .

Характеристики отдельных узлов и временные диаграммы работы, в том числе и со смешанными сигналами, приведены в параграфе 4.2 диссертации. Наиболее важными характеристиками является потребляемая мощность блоков и площадь, занимаемая на кристалле. В сводной табл. 2 представлены потребляемые мощности для всех узлов микросхемы.

Табл. 2. Потребляемая мощность узлов микросхемы, мВт

Зарядо-чувствительный усилитель	0,5 – 1
Усилитель-формирователь	0,2
Компаратор	0,2
Матрица аналоговых ключей	13
Блок логического управления	42
Пиковый детектор	0,5
Аналого-цифровой преобразователь	9

Таким образом оценочная потребляемая мощность канала считывания $P_{КС} = 1$ мВт. Ожидаемая мощность канала обработки с учетом АЦП $P_{КО} = 9,5$ мВт. Для оценки потребляемой мощности полного тракта обработки сигнала необходимо учесть фактор дерандомизации, минимизирующий мощность каналов обработки а так же потребляемую мощность матрицы ключей и управляющей логики. Таким образом ожидаемая мощность, потребляемая трактом $P_0 = P_{КС} + P_{КО}/D + (P_{Л} + P_{МК})/M = 2,6$ мВт/канал. При использовании фактора дерандомизации $D = 8$, мощность блока обработки данных снижается в 5,9 раз по сравнению с параллельной структурой.

Площадь блока логического арбитража и матрицы ключей составляет $0,72 \text{ мм}^2$. Площадь одного АЦП составляет $0,55 \text{ мм}^2$, площадь одного пикового детектора $0,006 \text{ мм}^2$. При таких размерах блоков и факторе дерандомизации $D = 8$ площадь блока обработки уменьшается в 7,4 раза.

Таким образом использование концентрирующей архитектуры, управляемой потоком данных является эффективным способом снижения потребляемой мощности и площади, занимаемой, на кристалле.

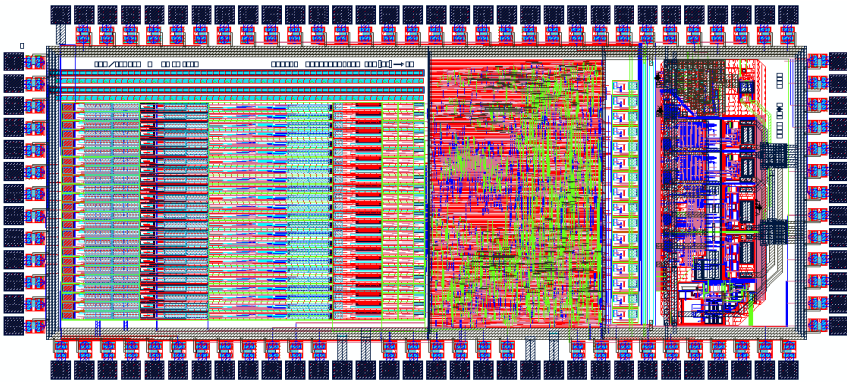


Рис. 10. Эскиз топологии микросхемы дерандомайзера 128 → 16

При разработке микросхемы особое внимание было уделено созданию специализированного маршрута проектирования данных микросхем для расширения области применения разработанных решений. На основе выводов, полученных при анализе практики создания специализированных маршрутов проектирования, и существующих универсальных решений разработан специализированный маршрут проектирования для микросхем со структурой, управляемой потоком данных (рис. 4.16 диссертации).

Предложенный маршрут проектирования смешанных микросхем считывания сигналов многоканальных микрополосковых детекторов со структурой, управляемой потоком данных, представляет собой комбинированный маршрут структурного синтеза типа «сверху-вниз» с использованием проектирования отдельных блоков «снизу-вверх». Отличие данного маршрута от известных универсальных маршрутов заключается в особенностях этапа структурного синтеза системы, порядке использования видов описания для блоков системы и подходе к синтезу общей топологии микросхемы. В частности, на этапе проектирования микросхемы на структурном уровне предложено воспользоваться разработанной методикой расчета параметров блоков и структуры, управляемой потоком данных. Входными данными для расчета являются загрузка каналов считывания данных, выраженная в максимальной средней частоте импульсов, и максимальная вероятность ошибки. Время нарастания сигнала усилителя-формирователя также является основным параметром для расчета вышеупомянутых характеристик системы, однако зависит от типа устройства выборки информации в каналах обработки данных, что также выбирается на этапе системного синтеза.

При проектировании аналоговых и цифровых блоков системы предложено параллельное использование смешанного моделирования блоков на поведенческом и регистровом уровнях с проектирование данных блоков на схемотехническом и вентиляционном уровнях. Данный способ позволяет производить исследование функционального взаимодействия блоков системы параллельно с разработкой самих блоков. По мере проектирования и отладки блоков высокоуровневые регистровые и поведенческие описания замещаются соответствующими более точными низкоуровневыми.

Предложено проектирование узла матрицы аналоговых ключей производить сразу на схемотехническом уровне в связи с быстротой моделирования по отношению к остальным блокам системы и использовать данный уровень абстракции при смешанном моделировании микросхемы для исследования искажения аналогового сигнала данным узлом.

При размещении и разводке блоков микросхемы и синтезе общей топологии, необходимо учитывать возможность размещения аналоговых ключей как в цифровой части, так и в виде аналогового блока. Для минимизации перекрестного влияния лучшим способом является реализация матрицы аналоговых ключей в виде отдельного топологического аналогового блока. Однако в случае систем, с малыми перекрестными искажениями, допустимо интегрировать аналоговые ключи в цифровой блок. При этом достигается существенное уменьшение времени проектирования топологии микросхемы.

ЗАКЛЮЧЕНИЕ

Основной научный результат диссертации заключается в развитии методов и средств обработки сигналов многоканальных детекторов устройствами, управляемыми потоком данных.

Основной теоретический результат

Предложена методика проектирования считывающих микросхем со структурой, управляемой потоком данных, учитывающая требования современного физического эксперимента по обработке многоканальных данных с фиксированной вероятностью ошибки. Методика направлена на обоснованный выбор фактора дерандомизации при проектировании архитектуры, управляемой потоком данных, а также на расчет характеристик блоков микросхемы с учетом минимизации потребляемой мощности. Использование данной методики наряду с применением современных принципов смешанного проектирования позволяют реализовать полный специализированный маршрут проектирования считывающих микросхем для микрополосковых детекторов со структурой, управляемой потоком данных.

Частные теоретические результаты

1. Разработан метод расчета фактора дерандомизации при проектировании структуры, управляемой потоком данных, количественно обуславливающий снижение потребляемой мощности и площади на кристалле

2. Получены аналитические выражения, связывающие наиболее важные характеристики блоков структуры, управляемой потоком данных, между собой и с параметрами ТЗ при проектировании для конкретного физического эксперимента.

3. Обоснован выбор специализированной для задач многоканального физического эксперимента структуры, концентрирующей данные, благодаря которой при повышении степени интеграции достигается снижение потребляемой мощности блока обработки сигналов в 5,9 раз и площади, занимаемой им на кристалле, в 7,4 раза (при факторе дерандомизации 8) по сравнению с известной архитектурой без разделения тракта.

Основной практический результат

На основе предложенной методики разработаны и изготовлены специализированные многоканальные микросхемы для считывания сигналов микрополосковых кремниевых детекторов со структурой, управляемой потоком данных, по современной 0,18 мкм КМОП технологии компании UMC, Тайвань. Апробирован разработанный в НИЯУ «МИФИ» маршрут проектирования, основанный на программных средствах компании Cadence, для смешанного проектирования интегральных микросхем.

Частные практические результаты

1. Впервые реализован в составе единой БИС полномасштабный многоканальный тракт считывания сигналов микрополосковых кремниевых детекторов со структурой, управляемой потоком данных.

2. Разработан специализированный маршрут проектирования, учитывающий особенности создания смешанных аналого-цифровых микросхем со структурой, управляемой потоком данных.

3. Проведено исследование быстродействия базовых логических элементов ряда доступных через организацию Europractice современных технологических субмикронных КМОП процессов: 0,13 мкм и 0,18 мкм компании UMC, Тайвань и 0,35 мкм компании AMIS, Бельгия.

4. Разработано тестовое окружение для лабораторного исследования микросхем со структурой, управляемой потоком данных

5. Разработанный маршрут проектирования применен при создании 32-канальной специализированной микросхемы считывания сигналов микрополос-

ковых детекторов для эксперимента «Нуклон» агентства «Роскосмос». Получено свидетельство о регистрации топологии № 2010630036.

6. В рамках работы по диссертации произведена модернизация инфраструктуры лаборатории микроэлектронных САПР и лабораторных работ специальности 140306 «Электроника и автоматика физических установок» по курсу «Теоретические основы специальности»

Список работ, опубликованных по теме диссертации:

1. Клюев А.Д. Архитектура КМОП БИС для микрополосковых детекторов, управляемая потоком их сигналов // Научная сессия МИФИ-2007. Сб. Науч. Трудов. – М.:МИФИ, 2007. – Т.1 – С.149-150.
2. Аткин Э.В., Воронин А.Г., Клюев А.Д., Силаев А.С. Специализированная ИМС обработки аналоговых сигналов для кремниевых детекторов // Электроника, микро- и нанoeлектроника. Сб. научн. трудов. – М.: МИФИ, 2007. – С.107-112.
3. Atkin E., Klyuev A., Trubetskoy M., Voronin A. Design of data-driven architecture for multichannel detectors // Nuclear Electronics & Computing XXII Int. Symposium, Proc. of the Symposium. – 2007. – Dubna. – P.134-138.
4. Atkin E., Ilyuschenko I., Klyuev A., Podorozhny D., Volkov Yu., Voronin A. Development of an ASIC for Nucleon project // Nuclear Electronics & Computing XXII Int. Symposium, Proc. of the Symposium. – 2007. – Dubna. – P.126-133.
5. Atkin E., Bocharov Yu., Pyushchenko I., Klyuev A., Silaev A., Simakov A., Smirnov A., Voronin A., Ejov V., Fedenko A. Development of building blocks for data driven architecture for the CBM microstrip detectors // CBM progress report. – 2006. – P.146-149.
6. Аткин Э.В., Клюев А.Д., Трубецкой М.А, Воронин А.Г. Развитие архитектуры, управляемой потоком данных // Научная сессия МИФИ-2008. Сб. Науч. Трудов. – М.:МИФИ, 2008. – Т.8 – С.75-76.
7. Аткин Э.В., Воронин А.Г., Клюев А.Д. Развитие аналогового дерандомайзера в интегральном исполнении // Электроника, микро- и нанoeлектроника. Сб. научн. трудов. – М.: МИФИ, 2008. – С.134-139.
8. Аткин Э.В., Воронин А.Г., Клюев А.Д., Пахомов А.Ю. Развитие микросхемы для эксперимента «НУКЛОН» // Электроника, микро- и нанoeлектроника. Сб. научн. трудов. – М.: МИФИ, 2008. – С.140-146.
9. Atkin E., Klyuev A., Silaev A., Fedenko A., Karmanov D., Merkin M., Voronin A. Integrated circuit readout for the silicon sensor test station // arXiv.org : Архив электронных препринтов. 2009. URL: <http://arxiv.org/pdf/0906.2063v1> (дата обращения 18.05.2010).
10. Клюев А.Д. Смешанное моделирование микросхемы аналогового дерандомайзера 128 на 16 // Электроника, микро- и нанoeлектроника. Сб. научн. трудов.- М:МИФИ, 2009. – С.193-200.

11. Atkin E., Klyuev A. Analog 128 to 16 de-randomizer ASIC // Nuclear Electronics & Computing XXII Int. Symposium, Proc. of the Symposium. – 2010. – Dubna. – P.57-61.
12. Ключев А.Д. Развитие методологии проектирования считывающей электроники с архитектурой, управляемой потоком данных // 7-я Курчатовская молодежная научная школа. Аннотации докладов. - М.: РНЦ “Курчатовский институт”, 2009 – С.119.
13. Аткин Э.В., Воронин А.Г., Ключев А.Д., Меркин М.М., Пахомов А.Ю. Быстрый токовый преусилитель для кремниевых детекторов // Приборы и техника эксперимента, 2010. – №1. – С.94-97.
14. Аткин Э.В., Волков Ю.А., Воронин А.Г., Ключев А.Д., Пахомов А.Ю., Силаев А.С. Интегральная микросхема для регистрации сигналов кремниевых детекторов // Приборы и техника эксперимента, 2010. – №2. – С.62-73.
15. Atkin E., Vocharov Yu., Butuzov V., Klyuev A., Osipov D., Semenov D., Simakov A. Development of the derandomizing architecture for CBM-STs // CBM progress report. – 2010. – P.45.
16. Ключев А.Д. Метод проектирования микросхем считывания сигналов многоканальных кремниевых детекторов // Электроника, микро- и нанoeлектроника. Сб. научн. трудов.- М: НИЯУ МИФИ, 2010. – С.212-216.
17. Аткин Э. В., Бочаров Ю. И., Воронин А. Г., Ключев А. Д. Метод и интегральная микросхема для обработки нерегулярного во времени потока данных в многоканальной аппаратуре физического эксперимента // Приборы и техника эксперимента, 2010. – №4. – С.61-67.
18. Atkin E., Volkov Yu., Klyuev A., Shumihin V. Development of the data-driven readout ASIC for microstrip detectors. Proceedings of IEEE East-West Design & Test Symposium 2010. St. Petersburg, Russia. p. 374.